

---

# Grundlagen der Technischen Informatik I

Digitaltechnik

Prof. Dr. U. Keschull  
Technische Informatik

Sprechstunde: Mi 11:00 -12:00 Uhr  
keschull@informatik.uni-leipzig.de



---

## Ziele der Vorlesungen TI 1 und TI 2

- **Physikalische und elektrotechnische Grundlagen mit Bezug zur Rechnertechnik**
  - ⇒ Digitale Schaltungstechnik
  - ⇒ Der Transistor als Schalter
- **Digitale Schaltungen**
  - ⇒ Darstellung
  - ⇒ Entwurf
  - ⇒ Minimierung
  - ⇒ Realisierung
- **Aufbau und Funktionsweise von Rechnersystemen**
  - ⇒ Bausteine
  - ⇒ Komponenten
  - ⇒ Funktionsweise
  - ⇒ Peripherie

---

## Inhalt der Vorlesungen TI1 und TI2

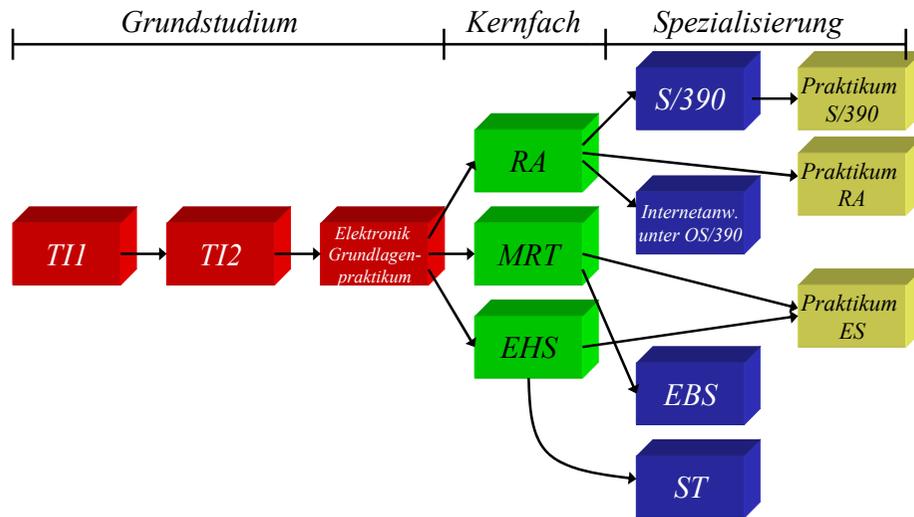
- **Elektrotechnische Grundlagen**
  - ⇒ Einfache physikalische Zusammenhänge, die verwendet werden um Schaltvorgänge in Rechnersystemen durchzuführen
- **Halbleitertechnologie**
  - ⇒ Funktionsweise von Dioden und Transistoren
  - ⇒ Einsatz von Transistoren als Schalter
- **Digitale Schaltungen**
  - ⇒ Entwurf, Darstellung und Optimierung von Schaltnetzen und Schaltwerken
  - ⇒ Einfache Bausteine aus denen Rechnersysteme aufgebaut sind

---

## Inhalt der Vorlesungen TI1 und TI2

- **Einführung in die Rechnerarchitektur**
  - ⇒ Funktion und Aufbau komplexer Bausteine
  - ⇒ Komponenten aus denen Rechnersysteme aufgebaut sind
- **Rechnerarithmetik**
  - ⇒ Darstellung von Zahlen und Zeichen in Rechnersystemen
  - ⇒ Algorithmen zur Berechnung von Operationen wie die vier Grundrechenarten
- **Aufbau eines PCs**
  - ⇒ Komponenten
  - ⇒ Busse
  - ⇒ Peripherie

## Übersicht der Lehrveranstaltungen



## Übersicht

### 1 Geschichtliche Übersicht

### 2 Physikalische Grundlagen

- ⇒ Elektrische Ladung
- ⇒ Gleichstrom, Ohmsches Gesetz, Kirchhoffsche Gesetze

### 3 Halbleitertechnologie

- ⇒ Dioden
- ⇒ Bipolare und FET- Technologie
- ⇒ Der Transistor als Schalter
- ⇒ NMOS- PMOS und CMOS-Schaltkreise
- ⇒ CMOS-Grundsaltungen

## Übersicht

### 4 Herstellung elektronischer Schaltungen

- ⇒ Herstellung von Wafern
- ⇒ Entstehung eines n-MOS-Transistors
- ⇒ Entstehung von CMOS-Schaltungen

### 5 Schaltnetze

- ⇒ Boolesche Algebra
- ⇒ Normalformen
- ⇒ Darstellung Boolescher Funktionen

### 6 Minimierung von Schaltnetzen

- ⇒ KV-Diagramme
- ⇒ Minimierung nach Quine MC-Cluskey
- ⇒ Bündelminimierung

## Literatur zu dieser Vorlesung

### ○ Die Vorlesung basiert auf dem Lehrbuch:

- ⇒ W. Schiffmann, R. Schmitz: "Technische Informatik 1 Grundlagen der digitalen Elektronik" Springer-Lehrbuch, Springer (2001).

### ○ Weitere Empfehlungen:

- ⇒ M. Reisch: „Elektronische Bauelemente“, Springer (1996)
- ⇒ Hütte: „Die Grundlagen der Ingenieurwissenschaften“ 30. Auflage, Springer (1996)
- ⇒ U. Titze, C. Schenk: „Halbleiter Schaltungstechnik“ 11. Auflage, Springer (1999)

## 1 Historischer Überblick

- Griechenland 6. Jh. v.Chr.
  - ⇒ Mit Seidentuch geriebener Bernstein zieht Staubteilchen, Wollfäden u.a. Körper an. Name: Elektron = Bernstein
  - Magneteisenstein zieht Eisen an
- Gilbert William 1540-1603
  - ⇒ führt den Begriff *Elektrizität* ein
- Coulomb Charles 1736-1806
  - ⇒ Coulombsches Gesetz.
- Galvani Luigi 1737-1798
  - ⇒ Galvanische Elemente: Stromquellen deren Energie durch chemische Vorgänge frei wird

## Historischer Überblick

- Volta Alessandro 1745-1827
  - ⇒ führt die Arbeit Galvanis fort. Konstruiert die Voltasche Säule, die erste brauchbare Elektrizitätsquelle. Von ihm stammt der Begriff des stationären elektrischen Stromes
- Oerstedt Hans Christian 1777-1851
  - ⇒ entdeckt 1820 die Ablenkung der Magnetnadel durch elektrischen Strom (Elektromagnetismus)
- Ampere Andre Marie 1775-1836
  - ⇒ entdeckt die mechanische Wirkung stromdurchflossener Leiter aufeinander (Elektrodynamisches Gesetz). Nach ihm wurde die Einheit der Basisgröße Stromstärke benannt
- Faraday Michael 1791-1867 Elektromagnetische Induktion
- Ohm Georg Simon 1787-1854 Ohmsches Gesetz

## Historischer Überblick

- Siemens Werner 1816-1892
  - ⇒ Elektrische Maschinen (dynamoelektrisches Prinzip)
- Kirchhoff Gustav Robert 1824-1887
  - ⇒ entdeckt die Gesetze der Stromverzweigung.
- Maxwell James Clerk 1831-1879
  - ⇒ Maxwellsche Gleichungen: Beschreiben alle Erscheinungen, bei denen Elektrizität und Magnetismus miteinander verknüpft sind
- Hertz Heinrich 1857-1894
  - ⇒ entdeckt experimentell die elektromagnetischen Wellen
- Edison Thomas Alva 1847-1931
  - ⇒ Erfinder verschiedener Elektrogeräte: Telegraph, Kohlemikrofon, Glühlampe, u.a. Baut 1882 das erste Elektrizitätswerk

## Historischer Überblick

- 1886 Lochkarte
  - ⇒ Herman Hollerith (1860-1929) benutzt die Lochkartentechnik zur Datenverarbeitung. Es handelt sich dabei um ein elektromechanisches Verfahren.
- 1941 Z 3
  - ⇒ Konrad Zuse baut die erste funktionsfähige Datenverarbeitungsanlage mit Programmsteuerung in Relais-technik.

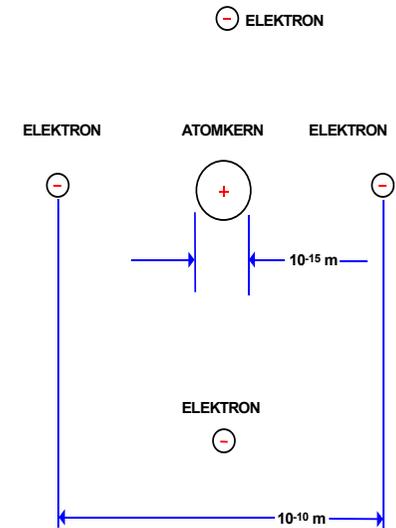
## Historischer Überblick

- 1946 Eniac
  - ⇒ Die erste Computergeneration basiert auf der Röhrentechnik
  - Die Erfinder sind J. Presper Eckert und J. William Mauchly
  - und die logische Konzeption stammt von J. von Neuman
- 1955 Die zweite Computergeneration
  - ⇒ Shockley, Bardeen und Brattain entdecken 1948 die Transistorwirkung und legen damit den Grundstein für die Mikroelektronik
- 1960 Integrierte Schaltkreise (IC)
  - ⇒ Die Funktionen von Transistoren, Widerständen und Dioden werden in Planartechnik auf ein Halbleiter-Plättchen aufgebracht

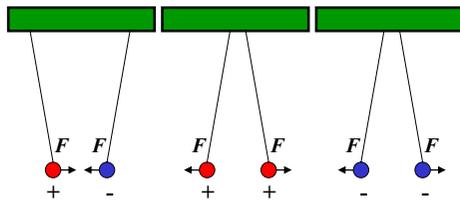
## 2 Physikalische Grundlagen

### 2.1 Elektrische Ladung

- Die Einheit der elektrischen Ladung ist
  - $1C = 1As$
- Die Elektrische Ladung eines Elektrons beträgt
  - $e_0 = 1,602 \cdot 10^{-19} C$
- Man benötigt
  - $6,242 \cdot 10^{18}$  Elektronen
  - um die Ladung 1 C zu erhalten

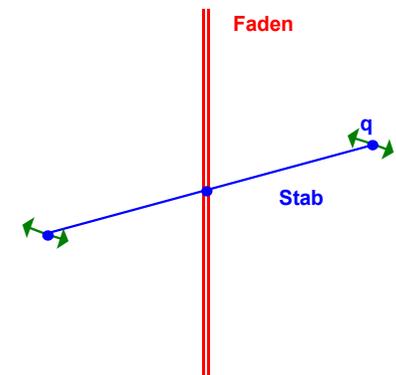


## Elektrische Kraft



- Elektrische Ladungen üben Kräfte aufeinander aus
  - ⇒ ungleiche Ladungen ziehen sich an
  - ⇒ gleiche Ladungen stoßen sich ab

## Messung der Kraft



- Für zwei Punktladungen  $Q$  und  $q$  im Vakuum und im Abstand  $d$  gilt:

- ⇒ Die Kraft ist proportional dem Produkt der beiden Ladungen

$$F \sim Q \cdot q$$

- ⇒ Die Kraft ist umgekehrt proportional zum Quadrat des Abstands

$$F \sim \frac{1}{d^2}$$

- ⇒ Zusammengefasst ergibt sich:

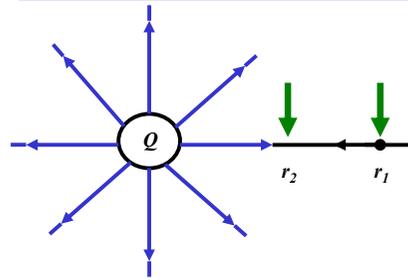
$$F \sim \frac{Q \cdot q}{d^2}$$

- ⇒ Vektoriell und mit Definition der Konstante:

$$\vec{F} = q \frac{1}{4\pi\epsilon_0} \cdot \frac{Q}{d^2} \cdot \vec{r}_0$$

Torsionswaage (Coulomb, 1785)

## Die elektrische Spannung



- Wird eine Ladung in einem elektrischen Feld bewegt, so muss Arbeit verrichtet werden

$$W = \vec{F} \cdot \Delta\vec{r}$$

- Damit beträgt die Arbeit um eine Ladung  $q$  von  $r_1$  nach  $r_2$  zu bewegen

$$W_{r_1 \rightarrow r_2} = \int_{r_1}^{r_2} \vec{F} \cdot d\vec{r}$$

## Die elektrische Spannung

- Die Spannung zwischen  $r_1$  und  $r_2$  wird definiert als die Arbeit, die verrichtet werden muss, um die Elementarladung  $q$  von  $r_1$  nach  $r_2$  zu bewegen, normiert um die Ladung  $q$

$$U_{r_1 \rightarrow r_2} = \frac{W_{r_1 \rightarrow r_2}}{q}$$

$$\text{Spannung} = \frac{\text{Arbeit}}{\text{Ladung}}$$

$$1 \text{ V} = 1 \frac{\text{Nm}}{\text{C}}$$

## 2.2 Der elektrische Strom

- Elektrischer Strom ist der Fluss von Elektronen
- Die Stromstärke  $I$  entspricht der bewegten Ladungsmenge pro Zeiteinheit

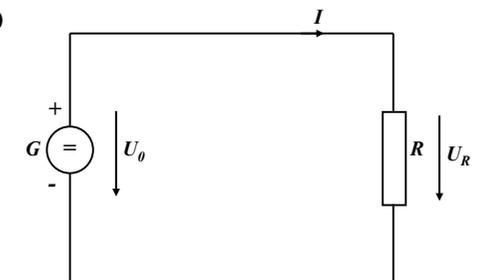
$$I = \frac{Q}{t}$$

- Fließen durch einen Leiter pro Sekunde  $n$  Coulomb [C], so messen wir einen Strom von  $n$  Ampere [A]

$$1 \text{ A} = 1 \frac{\text{C}}{\text{s}} = \frac{1}{1,602} \cdot 10^{19} \frac{\text{Elektronen}}{\text{s}}$$

## Elektrischer Stromkreis

- Ein elektrischer Stromkreis ist eine Anordnung aus
  - ⇒ Stromerzeuger  $G$  (Generator)
  - ⇒ Verbraucher  $R$
  - ⇒ Verbindungsleitungen
- In  $G$  wird Energie aufgewendet
  - ⇒ ( $W < 0$ )
- In  $R$  wird Energie verbraucht
  - ⇒ ( $W > 0$ )
- Der elektrische Strom fließt (per Definition) von Plus (+) nach Minus (-)
- Die Elektronen fließen von Minus (-) nach Plus (+)
- Spannung im Stromerzeuger  $G$  bewirkt im Verbraucher  $R$  einen Stromfluss von von Plus nach Minus (Pfeilrichtung)



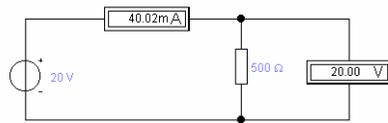
## Leitwert und Widerstand

- Zahlenmäßiger Zusammenhang zwischen Spannung und Strom an einem Verbraucher
  - Der gemessene Strom  $I$  ist proportional zur Spannung  $U$ 

$$I \sim U$$

$$I = G \cdot U$$
- Der Proportionalitätsfaktor  $G$  wird Leitwert genannt
- Die Einheit von  $G$  ist *Siemens*

$$1\text{S} = 1 \frac{\text{A}}{\text{V}}$$
- in der Praxis verwendet man den Kehrwert von  $G$ , den Widerstand  $R$



$$R = \frac{1}{G}$$

## 2.3 Ohmsches Gesetz

- Es gibt einen festen Zusammenhang zwischen dem Strom  $I$  und der Spannung  $U$ 
  - ohmsches Gesetz
 
$$I = \frac{1}{R} \cdot U$$

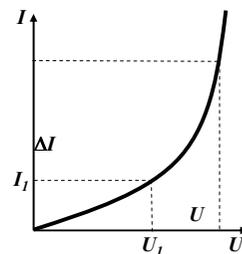
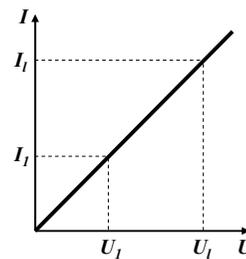
$$U = R \cdot I$$

$$R = \frac{U}{I}$$
- Die Einheit für den Widerstand ist Ohm  $\Omega$ 

$$1\Omega = 1 \frac{\text{V}}{\text{A}}$$

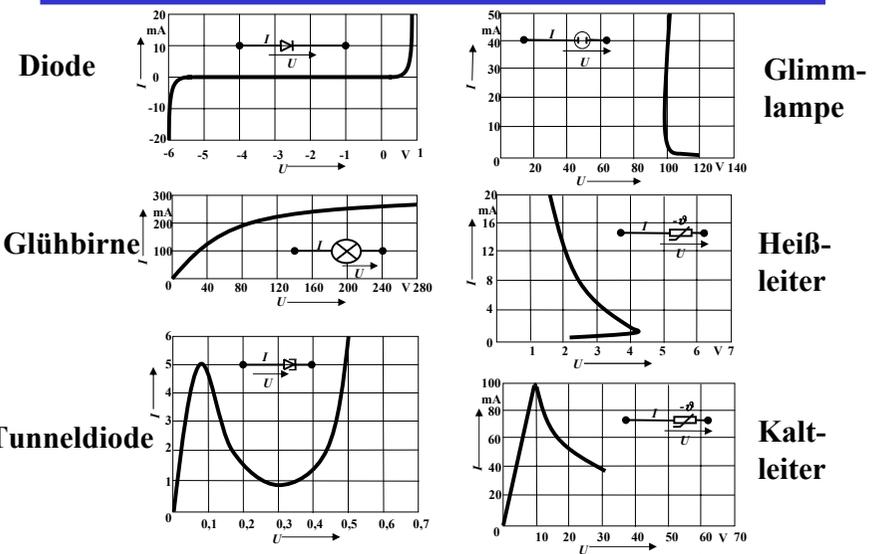
## Kennlinien

- Der Zusammenhang zwischen dem Strom  $I$  und der Spannung  $U$  kann in einer Kennlinien dargestellt werden
  - X-Achse: Spannung  $U$
  - Y-Achse: Strom  $I$
- Ist der Proportionalitätsfaktor  $G$  konstant, so spricht man von einem *linearen* Widerstand
- Beispiel: metallische Leiter sind lineare Widerstände; er ist
  - proportional zur Länge  $l$
  - umgekehrt proportional zur Fläche  $A$
  - abhängig vom Material



$$R = \rho \frac{l}{A} \quad [\rho] = \Omega \frac{\text{mm}^2}{\text{m}}$$

## Kennlinien verschiedener Bauelemente



## Leistung des elektrischen Stroms

- Die elektrische Leistung  $P$  entspricht der (elektrischen) Arbeit pro Zeiteinheit

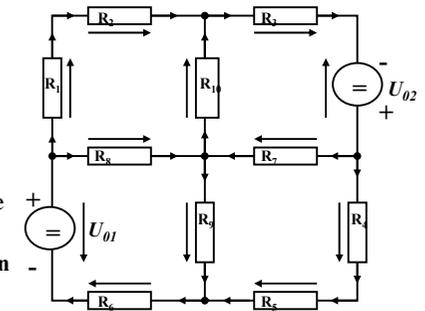
$$P = \frac{W}{t} = U \cdot I = I^2 R = \frac{U^2}{R}$$

- Die Einheit der elektrischen Leistung ist Watt (W)

$$1 \text{ W} = 1 \text{ VA}$$

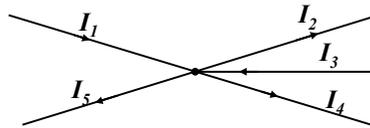
## 2.4 Die kirchhoffschen Sätze

- Nur selten wird an einem Stromerzeuger  $G$  nur ein einzelner Verbraucher  $R$  angeschlossen
- Eine Anordnung aus Spannungsquellen und Verbrauchern heißt Netz
- Es besteht aus Knoten und Maschen
  - Knoten: Verzweigungspunkte
  - Masche: Pfad, bei dem kein Knoten mehrfach durchlaufen wird
- Richtung der Pfeile (Vorzeichen)
  - Spannung ist von Plus nach Minus gerichtet
  - Strom fließt von Plus nach Minus



## Knotenregel (1. kirchhoffscher Satz)

- In einem Knoten ist die Summe aller Ströme Null
  - An keiner Stelle des Netzes werden Ladungen angehäuft
- Definition der Stromrichtung für die mathematische Formulierung
  - zufließende Ströme werden mit einem **positiven** Vorzeichen behaftet
  - abfließende Ströme werden mit einem **negativen** Vorzeichen behaftet



$$0 = I_1 - I_2 + I_3 - I_4 - I_5$$

oder

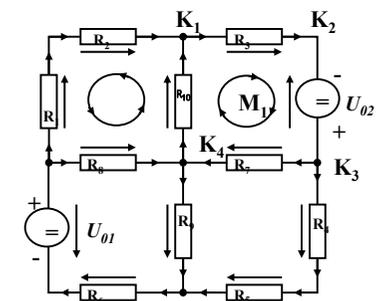
$$I_2 + I_4 + I_5 = I_1 + I_3$$

allgemein

$$\sum_{i=0}^n I_i = 0$$

## Maschenregel (2. kirchhoffscher Satz)

- Bei einem geschlossenen Umlauf einer Masche ist die Summe aller Spannungen Null
  - die Spannungsquellen erzeugen die Spannungen  $U_{01}$  und  $U_{02}$
  - durch die Widerstände fließt ein Strom
  - nach dem Ohmschen Gesetz gilt für die Spannung
 
$$U = R \cdot I$$
  - die Knotenpunkte  $K_1$ ,  $K_2$ ,  $K_3$  und  $K_4$  können deshalb unterschiedliches Potenzial besitzen



## Maschenregel (2. kirchhoffscher Satz)

- Werden die Knotenspannungen addiert, so folgt:

$$U_{K_{12}} + U_{K_{23}} + U_{K_{34}} + U_{K_{14}} = 0$$

- Vorzeichen der Spannung

- die Spannungsrichtung der Quellen ist vorgegeben (von + nach -)
- Umlaufrichtung der Masche wird festgelegt
- Spannungspfeile gegen die Umlaufrichtung werden **negativ** gezählt
- Spannungspfeile mit der Umlaufrichtung werden **positiv** gezählt

$$U_{K_{12}} - U_{02} + U_{K_{34}} + U_{K_{14}} = 0$$

$$U_{K_{12}} + U_{K_{34}} + U_{K_{14}} = U_{02}$$

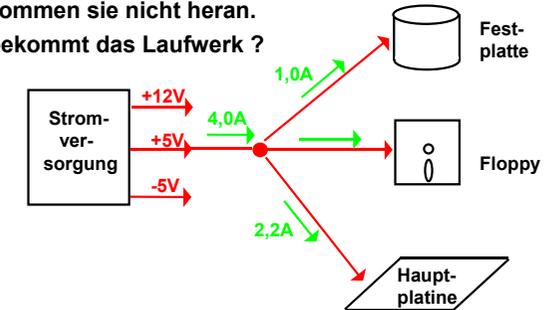
## Anwendung 1: Knotenregel

Sie haben einen neuen Personal Computer gekauft.

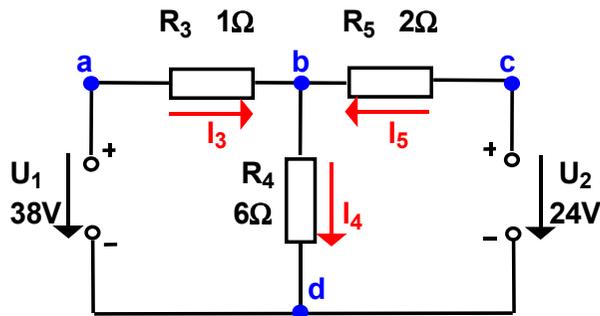
Sie benutzen ein Strommeßgerät (Ampere-Meter) und stellen damit fest, dass die 5 Volt Stromversorgung Ihres PC im eingeschalteten Zustand 4,0 A liefert. Versorgt wird damit die Hauptplatine, das Festplattenlaufwerk und das Floppy Laufwerk.

Sie messen, dass der Strom in die Hauptplatine 2,2 A beträgt und der Strom in die Festplatte 1,0 A.

An das Floppylaufwerk kommen sie nicht heran. Wieviel Strom zu 5 Volt bekommt das Laufwerk ?



## Anwendung 2: Knoten- und Maschenregel



- Gesucht sind  $I_3$ ,  $I_4$  und  $I_5$

- Knotenregel:  $\sum I_b = +I_3 - I_4 + I_5 = 0$        $I_3 - I_4 + I_5 = 0A$
- Maschenregel:  $\sum U_{abd} = U_1 - I_3 R_3 - I_4 R_4 = 0$        $1\Omega \cdot I_3 + 6\Omega \cdot I_4 = 38V$
- Maschenregel:  $\sum U_{cbd} = U_2 - I_5 R_5 - I_4 R_4 = 0$        $2\Omega \cdot I_5 + 6\Omega \cdot I_4 = 24V$

## Substitutionsmethode

$$I_3 + I_5 = I_4 \quad I_4 = 8A - 3A = 5A$$

$$1\Omega \cdot I_3 + 6\Omega \cdot (I_3 + I_5) = 38V$$

$$2\Omega \cdot I_5 + 6\Omega \cdot (I_3 + I_5) = 24V$$


---


$$(1+6)\Omega \cdot I_3 + 6\Omega \cdot I_5 = 38V$$

$$6\Omega \cdot I_3 + (6+2)\Omega \cdot I_5 = 24V$$


---


$$I_3 = \frac{38V - 6\Omega \cdot I_5}{7\Omega}$$

$$6\Omega \cdot \frac{38V - 6\Omega \cdot I_5}{7\Omega} + 8\Omega \cdot I_5 = 24V$$

$$6 \cdot 38V - 36\Omega \cdot I_5 + 56\Omega \cdot I_5 = 24 \cdot 7V$$

$$20\Omega \cdot I_5 = 168V - 228V$$

$$I_5 = -\frac{60V}{20\Omega} = -\frac{60}{20}A = -3A$$

**Negatives Vorzeichen, da falsche Annahme der Stromrichtung**

## Lösung über Determinanten

System von n linearen Gleichungen mit n Unbekannten

$$\begin{aligned} a_{11}X_1 + a_{12}X_2 + a_{13}X_3 + \dots + a_{1n}X_n &= b_1 \\ a_{21}X_1 + a_{22}X_2 + a_{23}X_3 + \dots + a_{2n}X_n &= b_2 \\ \vdots & \\ a_{n1}X_1 + a_{n2}X_2 + a_{n3}X_3 + \dots + a_{nn}X_n &= b_n \end{aligned}$$

Determinante der Koeffizienten des Gleichungssystems

$$D = \begin{vmatrix} a_{11} & a_{12} & a_{13} & \dots & a_{1n} \\ a_{21} & a_{22} & a_{23} & \dots & a_{2n} \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ a_{n1} & a_{n2} & a_{n3} & \dots & a_{nn} \end{vmatrix}$$

Cramersche Regel

$$X_1 = \frac{1}{D} \cdot \begin{vmatrix} b_1 & a_{12} & a_{13} & \dots & a_{1n} \\ b_2 & a_{22} & a_{23} & \dots & a_{2n} \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ b_n & a_{n2} & a_{n3} & \dots & a_{nn} \end{vmatrix} = \frac{D_1}{D}$$

## Berechnung von Determinanten

○ Determinante 2. Ordnung

$$D = \begin{vmatrix} a_{11} & a_{12} \\ a_{21} & a_{22} \end{vmatrix} = a_{11}a_{22} - a_{12}a_{21}$$

○ Determinante 3. Ordnung

$$\begin{aligned} D &= \begin{vmatrix} a_{11} & a_{12} & a_{13} \\ a_{21} & a_{22} & a_{23} \\ a_{31} & a_{32} & a_{33} \end{vmatrix} \\ &= a_{11}a_{22}a_{33} + a_{12}a_{23}a_{31} + a_{21}a_{32}a_{13} \\ &\quad - a_{13}a_{22}a_{31} - a_{12}a_{21}a_{33} - a_{23}a_{32}a_{11} \end{aligned}$$

## Berechnung von Determinanten

○ Determinante 4. Ordnung

$$D = \begin{vmatrix} a_{11} & a_{12} & a_{13} & a_{14} \\ a_{21} & a_{22} & a_{23} & a_{24} \\ a_{31} & a_{32} & a_{33} & a_{34} \\ a_{41} & a_{42} & a_{43} & a_{44} \end{vmatrix}$$

$$\begin{aligned} &= a_{11} \begin{vmatrix} a_{22} & a_{23} & a_{24} \\ a_{32} & a_{33} & a_{34} \\ a_{42} & a_{43} & a_{44} \end{vmatrix} - a_{21} \begin{vmatrix} a_{12} & a_{13} & a_{14} \\ a_{32} & a_{33} & a_{34} \\ a_{42} & a_{43} & a_{44} \end{vmatrix} \\ &+ a_{31} \begin{vmatrix} a_{12} & a_{13} & a_{14} \\ a_{22} & a_{23} & a_{24} \\ a_{42} & a_{43} & a_{44} \end{vmatrix} - a_{41} \begin{vmatrix} a_{12} & a_{13} & a_{14} \\ a_{22} & a_{23} & a_{24} \\ a_{32} & a_{33} & a_{34} \end{vmatrix} \end{aligned}$$

## Für das Beispiel

○ Gleichungssystem

$$\begin{aligned} I_3 - I_4 + I_5 &= 0 \text{ A} \\ 1\Omega \cdot I_3 + 6\Omega \cdot I_4 &= 38 \text{ V} \\ 6\Omega \cdot I_4 + 2\Omega \cdot I_5 &= 24 \text{ V} \end{aligned}$$

○ Determinante D

$$\begin{aligned} D &= \begin{vmatrix} 1 & -1 & 1 \\ 1\Omega & 6\Omega & 0\Omega \\ 0\Omega & 6\Omega & 2\Omega \end{vmatrix} \\ &= 1 \cdot 6\Omega \cdot 2\Omega + (-1) \cdot 0\Omega \cdot 0\Omega + 1\Omega \cdot 6\Omega \cdot 1 \\ &\quad - 1 \cdot 6\Omega \cdot 0\Omega - (-1) \cdot 1\Omega \cdot 2\Omega - 0\Omega \cdot 6\Omega \cdot 1 \\ &= 12\Omega^2 + 6\Omega^2 + 2\Omega^2 = 20\Omega^2 \end{aligned}$$

## Für das Beispiel

- Für  $I_5$

$$D_5 = \begin{vmatrix} 1 & -1 & 0A \\ 1\Omega & 6\Omega & 38V \\ 0\Omega & 6\Omega & 24V \end{vmatrix}$$

$$\begin{aligned} &= 1 \cdot 6\Omega \cdot 24V + (-1) \cdot 38V \cdot 0\Omega + 1\Omega \cdot 6\Omega \cdot 0A \\ &\quad - 0A \cdot 6\Omega \cdot 0\Omega - (-1) \cdot 1\Omega \cdot 24V - 38V \cdot 6\Omega \cdot 1 \\ &= 6 \cdot 24\Omega V + 24\Omega V - 38 \cdot 6\Omega V \\ &= 144\Omega V + 24\Omega V - 228\Omega V = -60\Omega V \end{aligned}$$

$$I_5 = \frac{D_5}{D} = \frac{-60\Omega V}{20\Omega^2} = -3 \frac{V}{\Omega} = -3A$$

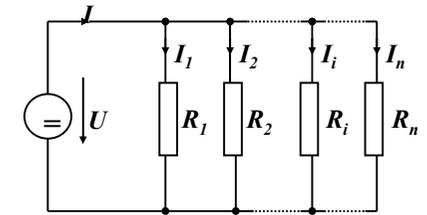
## Sonderfall 1: Parallelschaltung von Widerständen

- Für die Teilströme  $I_1, I_2, \dots, I_n$  gilt:

$$I_1 = \frac{U}{R_1}, I_2 = \frac{U}{R_2}, \dots, I_n = \frac{U}{R_n}$$

- Nach der Knotenregel ist der Gesamtstrom:

$$\begin{aligned} I &= I_1 + I_2 + \dots + I_n \\ &= \frac{U}{R_1} + \frac{U}{R_2} + \dots + \frac{U}{R_n} \\ &= U \cdot \left( \frac{1}{R_1} + \frac{1}{R_2} + \dots + \frac{1}{R_n} \right) \end{aligned}$$



- Der Ersatzwiderstand der gesamten Schaltung berechnet sich durch:

$$\frac{1}{R_{gesamt}} = \frac{1}{R_1} + \frac{1}{R_2} + \dots + \frac{1}{R_n}$$

## Sonderfall 2: Reihenschaltung von Widerständen

- Für die Spannungen  $U_1, U_2, \dots, U_n$  an den Widerständen gilt:

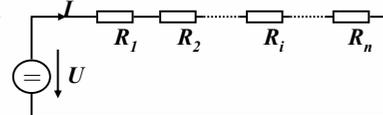
$$U_1 = I \cdot R_1, U_2 = I \cdot R_2, \dots, U_n = I \cdot R_n$$

- Nach Maschenregel ist die Gesamtspannung:

$$\begin{aligned} U &= U_1 + U_2 + \dots + U_n \\ &= I \cdot R_1 + I \cdot R_2 + \dots + I \cdot R_n \\ &= I \cdot (R_1 + R_2 + \dots + R_n) \end{aligned}$$

- Der Ersatzwiderstand der gesamten Schaltung berechnet sich durch:

$$R_{gesamt} = R_1 + R_2 + \dots + R_n$$



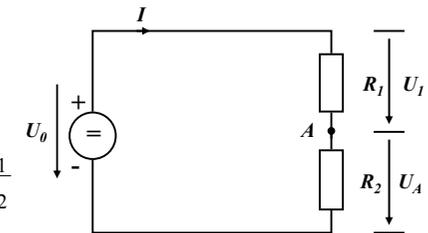
## Sonderfall 3: Spannungsteiler

- Reihenschaltung von zwei Widerständen
- Für das Verhältnis der Spannungen  $U_1$  und  $U_2$  gilt:

$$I = \frac{U_1}{R_1} = \frac{U_A}{R_2} \Rightarrow \frac{U_1}{U_A} = \frac{R_1}{R_2}$$

- Ist  $U_0, R_1$  und  $R_2$  gegeben, so folgt für  $U_A$ :

$$\begin{aligned} \frac{U_1}{U_A} = \frac{R_1}{R_2}, U_1 = U_0 - U_A &\Rightarrow \frac{U_0 - U_A}{U_A} = \frac{R_1}{R_2} \\ \Rightarrow \frac{U_0}{U_A} - \frac{U_A}{U_A} = \frac{R_1}{R_2} &\Rightarrow U_A = \frac{U_0}{\frac{R_1}{R_2} + 1} \\ \Rightarrow \frac{U_0}{U_A} = \frac{R_1}{R_2} + 1 & \end{aligned}$$



## Sonderfall 4: Potentiometerschaltung

- Bei einem Potentiometer gilt zusätzlich:

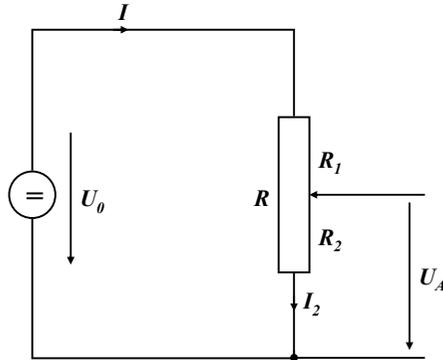
$$R_1 = R - R_2$$

- Damit folgt:

$$U_A = \frac{U_0}{\frac{R_1}{R_2} + 1}$$

$$= \frac{U_0}{\frac{R - R_2}{R_2} + 1}$$

$$= \frac{U_0}{\frac{R - R_2 + R_2}{R_2}} = \frac{U_0}{\frac{R}{R_2}} = U_0 \cdot \frac{R_2}{R}$$



## Graphische Bestimmung des Arbeitspunkts

- Praktische Anwendung bei nichtlinearen Kennlinien
  - ⇒ Dioden, Transistoren

- Vorgehen:

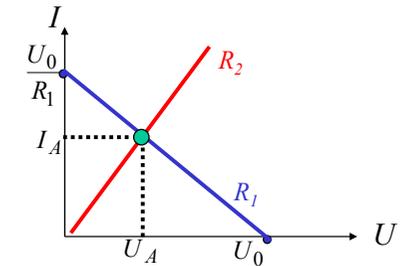
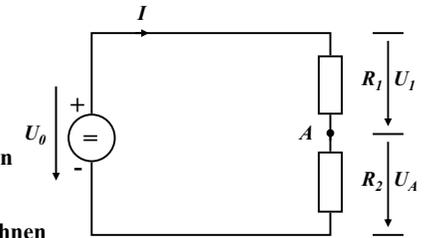
- Kennlinie für R2 einzeichnen
- Kennlinie für R1 in das selbe Diagramm einzeichnen

$$I = \frac{U_1}{R_1} = \frac{U_0 - U_A}{R_1}$$

2 Punkte:  
 $U_A = 0 \Rightarrow I = \frac{U_0}{R_1}$

$U_A = U_0 \Rightarrow I = 0$

- Schnittpunkt A ergibt den Arbeitspunkt mit Spannung  $U_A$  und Strom  $I_A$

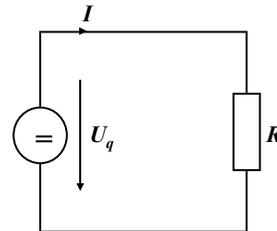


## Quellen- und Klemmenspannung

- Ideale Spannungsquelle:

⇒ nach dem ohmschen Gesetz

$$\lim_{R \rightarrow 0} I = \infty$$

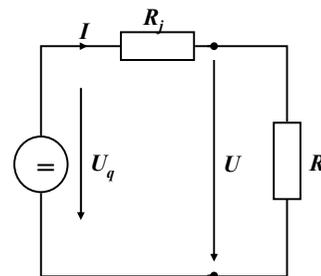


- Eine reale Spannungsquelle kann durch Hinzufügen eines Innenwiderstands modelliert werden

⇒ die abgreifbare Spannung heißt Klemmenspannung

$$U = U_q - I \cdot R_i$$

$$I = \frac{U_q}{R + R_i}$$



## 3 Halbleiter

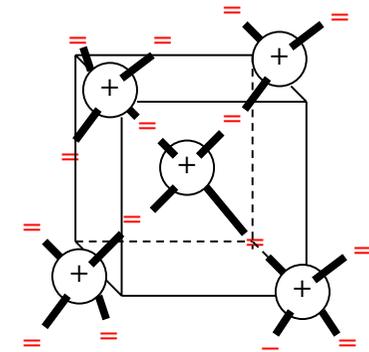
- Halbleiter sind Elemente, deren Leitfähigkeit zwischen der von Isolatoren und Leitern liegt
  - ⇒ besitzen einen kristallinen Aufbau ohne Metallbindung
  - ⇒ die Leitfähigkeit kann durch Fremdatome beeinflusst werden
- Die Leitfähigkeit von Halbleitern schwankt mit der Temperatur
  - ⇒ beim absoluten Nullpunkt ist sie Null
  - ⇒ bei höheren Temperaturen liegt sie zwischen Metallen und Nichtleitern

## Beispiele

Material	Widerstand ( $\Omega/m$ )	Einordnung
Hartgummi	$10^{16}$	Nichtleiter
Glas	$10^{10}$	Nichtleiter
Galliumarsenid (rein)	$10^3$	Halbleiter
Silizium (rein)	100	Halbleiter
Silizium (dotiert)	1 bis 100	Halbleiter
Germanium (rein)	1	Halbleiter
Germanium (dotiert)	1 bis $10^{-5}$	Halbleiter
Eisen	$10^{-7}$	Leiter
Silber	$10^{-8}$	Leiter

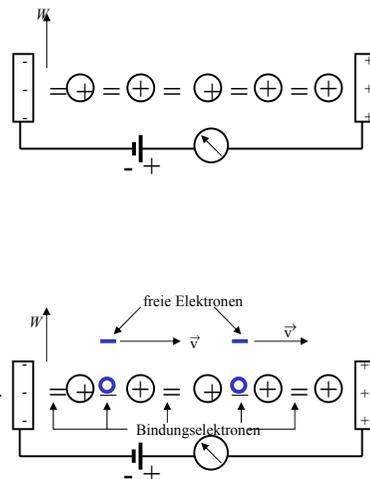
## Kristallstruktur in Germanium und Silizium

- Kristallstruktur
  - ⇒ regelmäßig angeordnetes Atomgefüge
- Amorphe Struktur
  - ⇒ kein regelmäßiges Atomgefüge
- Mischkristalle
  - ⇒ Fremdatome sind in die Kristallstruktur eingebaut
- Polykristalle
  - ⇒ Mehrere Kristalle bilden ein Gefüge
- Einkristall
  - ⇒ der Körper besteht aus einem einzigen Kristall
- In Siliziumkristallen sind die Atome in einer Tetraederstruktur aufgebaut



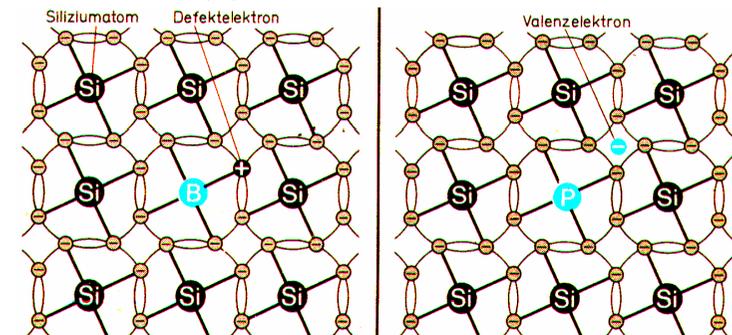
## Valenz- und Leitungsband

- In voll besetzten oder in leeren Bändern ist ein Elektronenfluss nicht möglich
- Valenzband: Elektronen im obersten Energieband
  - ⇒ ist dies voll besetzt, findet kein Ladungstransport statt
- Leitungsband: das nächste Energieband über dem Valenzband
  - ⇒ Werden Elektronen durch Energiezufuhr in das Leitungsband gehoben, können sie sich in diesem frei bewegen



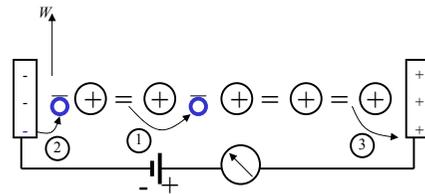
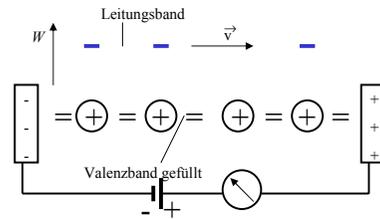
## Dotierte Halbleiter

- Gezielter Einbau von Fremdatomen in Silizium- oder Germaniumkristalle durch *Dotierung*
  - ⇒ zusätzliche Valenzelektronen durch Arsen (As), Antimon (Sb) oder Phosphor (P)
  - ⇒ fehlende Valenzelektronen durch Aluminium (Al), Bor (B) oder Indium (In)



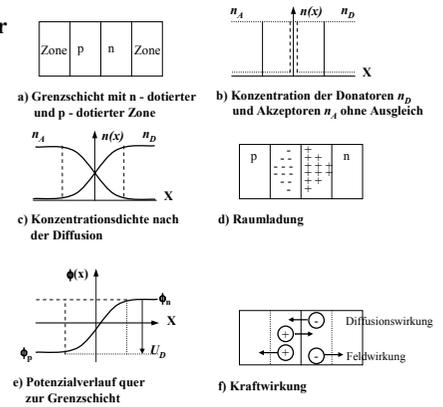
## Leitfähigkeit durch Störstellen

- Geringe Energie reicht aus, um das Elektron in das Leitungsband zu heben
- Donatoratom
  - ⇒ Das Atom gibt das zusätzliche Elektron leicht ab
  - ⇒ n-Dotierung
- Akzeptoratom
  - ⇒ Das Atom nimmt ein Elektron leicht auf
  - ⇒ p-Dotierung



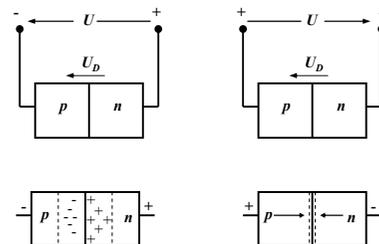
## 3.1 Der pn-Übergang

- Grenzschicht zwischen p- und n-dotierten Schicht
- Ein Ausgleich der Ladungsträger durch Diffusion über die Grenzschicht
  - ⇒ Es entsteht ein elektrisches Feld
- wenn Diffusionswirkung und Feldwirkung gleich sind
  - ⇒ Gleichgewicht
  - ⇒ Ladungsträgerfreie Zone
  - ⇒ Diffusionsspannung  $U_D$
- Bei Zimmertemperatur
  - ⇒ Germanium  $U_D = 0,37 \text{ V}$
  - ⇒ Silizium  $U_D = 0,75 \text{ V}$

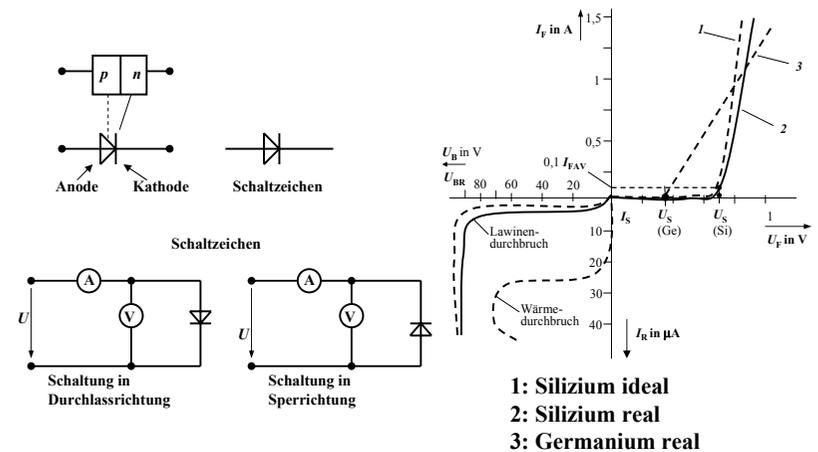


## Halbleiterdioden

- Bauelemente, welche die Leitfähigkeitseigenschaften eines pn-Übergangs benutzen
- pn-Übergang mit äußerer Spannung
- Sperrichtung
  - ⇒ Ladungsträgerfreie Zone wird größer
  - ⇒ Es fließt kein Strom
  - ⇒ Durchbruch, wenn die Feldstärke (Spannung) zu groß wird (Lawinen-Effekt)
- Durchlassrichtung
  - ⇒ Ladungsträgerfreie Zone wird kleiner
  - ⇒ Wenn  $U > U_D$  wird, fließt ein Strom



## Kennlinie des pn-Übergangs



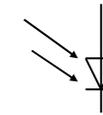
- 1: Silizium ideal
- 2: Silizium real
- 3: Germanium real

## Halbleiterdioden mit besonderen Eigenschaften

- Schottky-Dioden
  - ⇒ Beruht auf dem von Schottky untersuchten Metall-Halbleiter Übergang
  - ⇒ Diffusion wie bei pn-Übergang
  - ⇒ besonders schnelle Dioden
- Z-Dioden
  - ⇒ Ausnutzung des Lawinen-Effekts
  - ⇒ Strom darf einen Höchstwert  $I_{Zmax}$  nicht überschreiten
  - ⇒ Spannungsbegrenzung bei Wechselspannungen

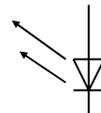
## Halbleiterdioden mit besonderen Eigenschaften

- Fotodioden
  - ⇒ Licht kann durch eine Öffnung an den pn-Übergang gelangen
  - ⇒ ein einfallendes Lichtquant erzeugt ein Elektron-Loch-Paar
  - ⇒ Fotodioden werden in Sperrichtung betrieben
    - ist kein Licht vorhanden, fließt kein Strom
    - bei Lichteinfall fließt durch den Photoeffekt ein Strom
  - ⇒ Lichtschranken
  - ⇒ Datenübertragung mit Lichtwellenleitern



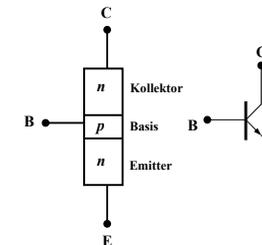
## Halbleiterdioden mit besonderen Eigenschaften

- Luminiszenzdioden (Light Emitting Diode, LED)
  - ⇒ pn-Übergang mit hoher Dotierung
  - ⇒ Betrieb in Durchlassrichtung (Vorwiderstand)
  - ⇒ Durchlassstrom injiziert Ladungsträger in den p- und n-Bereich
  - ⇒ Durch die hohe Zahl der Überschusselektronen (n-Bereich) bzw. Löcher (p-Bereich) werden Ladungsträger aus dem Leitungsband in das Valenzband gezogen (Rekombination)
  - ⇒ Durch den Energieerhaltungssatz muss Energie abgegeben werden
  - ⇒ Es entsteht ein Lichtquant
  - ⇒ Anzeigen
  - ⇒ Datenübertragung durch Lichtwellenleiter
  - ⇒ Optokoppler

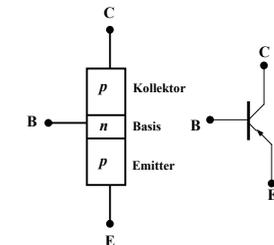


## 3.2 Bipolare Transistoren

- Ausnutzen der Eigenschaft zweier pn-Übergänge
  - ⇒ NPN-Transistor
  - ⇒ PNP-Transistor
- Von jeder Zone wird ein Anschluss herausgeführt
  - ⇒ Emitter (E)
  - ⇒ Basis (B)
  - ⇒ Collector (C)



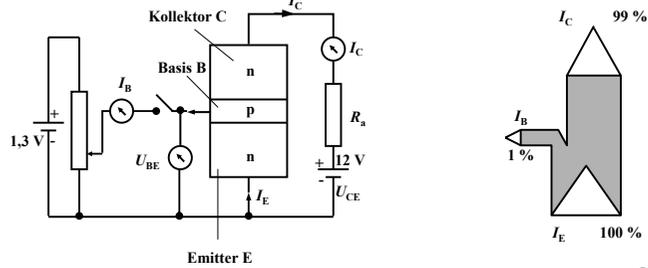
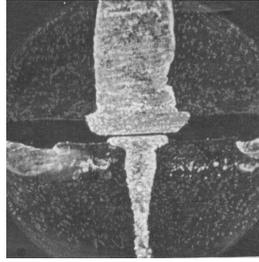
NPN-Transistor



PNP-Transistor

## Der Transistoreffekt

- Basis des Transistors ist sehr dünn
  - ⇒ Die Emitter-Basis-Diode wird in Durchlassrichtung gepolt
  - ⇒ Die meisten der Elektronen fließen jedoch nicht über die Basis ab, sondern werden vom Kollektor aufgenommen (starkes elektrisches Feld)
  - ⇒ Es fließt nur ein kleiner Basisstrom



U. Kepschull

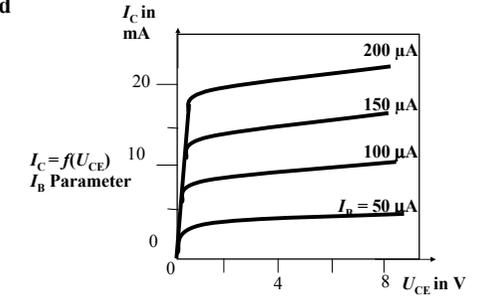
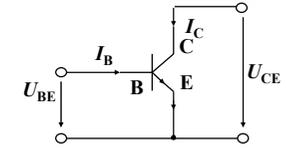
## Der Transistoreffekt

- Erhöht man die Spannung an der Basis, so bleibt der Basisstrom relativ klein, der Kollektorstrom wächst hingegen relativ stark
  - ⇒ Der Transistor ist ein stromgesteuerter Widerstand
- Stromverstärkung

$$B = \frac{I_C}{I_B}$$

- Der Basisstrom steuert den Kollektorstrom

$$I_B \cdot B = I_C$$

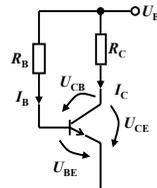
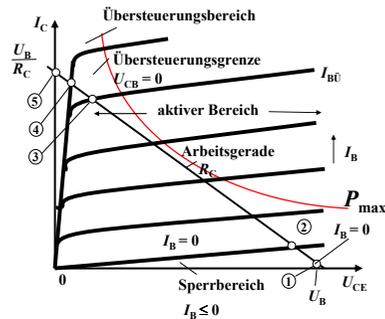


Ausgangskennlinien (Stromsteuerung)

U. Kepschull

## Arbeitspunkt

- Die Arbeitspunkte können sich nur entlang der Arbeitsgeraden verschieben
- Sperrbereich
  - ⇒ AP 1 bis AP 2
  - ⇒  $I_B = 0, U_{CE} \approx U_B, I_C \approx 0$
  - ⇒ Schalter aus
- Aktiver Bereich
  - ⇒ AP 2 bis AP 3
  - ⇒ Transistor als Verstärker
- Sättigungsbereich
  - ⇒ Übersteuerung
  - ⇒ AP 3 bis AP 4
  - ⇒  $I_C \approx U_B / R_C$
  - ⇒ Schalter ein



U. Kepschull

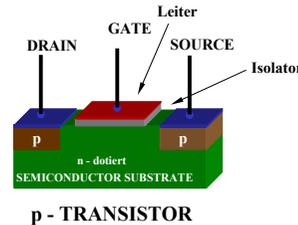
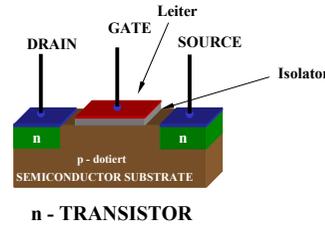
## 3.3 Unipolare Transistoren

- Im Gegensatz zum bipolaren Transistoren wird bei unipolaren Transistoren der Strom durch eine Spannung gesteuert
  - ⇒ Elektrisches Feld
  - ⇒ Feldeffekt-Transistor (FET)
  - ⇒ Spannungsgesteuerter Widerstand
- Isolierschicht-FET
  - ⇒ Isolation des Gates durch Isolator (Siliziumoxid, SiO<sub>2</sub>)
  - ⇒ Beeinflussung der Leitfähigkeit durch Influenz
- Anschlüsse
  - ⇒ Source S (Quelle)
  - ⇒ Drain D (Senke)
  - ⇒ Gate G (Tor)

U. Kepschull

## Isolierschicht-FET (MOS-FET)

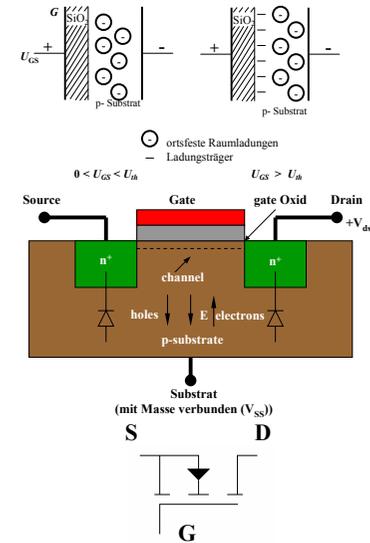
- Gate-Elektrode ist durch eine dünne Oxidschicht getrennt
  - ⇒ MOS: Metal Oxide Semiconductor
- n-MOS
  - ⇒ Das gesteuerte Halbleiter-Substrat ist p-dotiert
  - ⇒ Die Anschlüsse sind stark n-dotiert
  - ⇒ n-Kanal-MOS-FET
- p-MOS
  - ⇒ Der gesteuerte Halbleiter-Substrat ist n-dotiert
  - ⇒ Die Anschlüsse sind stark p-dotiert
  - ⇒ p-Kanal-MOS-FET
- Da die n-Zonen (p-Zonen) weit auseinanderliegen, kommt es nicht zum Transistoreffekt



U. Kepschull

## Der NMOS-Transistor

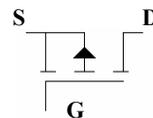
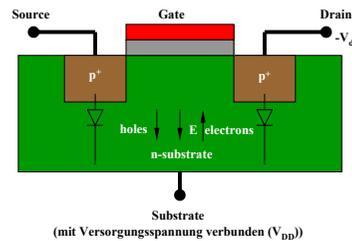
- Anreicherungstyp
  - ⇒ enhancement
  - ⇒ selbstsperrend
- Funktionsweise
  - ⇒ Unter der Oxidschicht werden durch Influenz Ladungsträger angesammelt
  - ⇒ Die Raumladungen (Löcher) werden zurückgedrängt
  - ⇒ Es bildet sich ein n-Kanal
  - ⇒ Die Dicke des Kanals hängt von  $U_{GS}$  ab
- Source ist mit dem Substrat verbunden
- Der NMOS-Transistor leitet, wenn  $U_{GS}$  positiv ist
  - ⇒ Am Gate liegt dann eine positive Spannung gegenüber Source an
- Der NMOS-Transistor sperrt, wenn  $U_{GS}$  nahe 0V oder negativ ist



U. Kepschull

## Der PMOS-Transistor

- Alle Dotierungen sind umgekehrt
- Funktionsweise
  - ⇒ Wie bei n-MOS Transistor
  - ⇒ Statt Ladungsträger werden Löcher unter der Oxidschicht durch Influenz angesammelt
  - ⇒ Es bildet sich ein leitender p-Kanal
- Der PMOS-Transistor leitet, wenn  $U_{GS}$  negativ ist
  - ⇒ Am Gate liegt dann eine negative Spannung gegenüber Source an
- Der PMOS-Transistor sperrt, wenn  $U_{GS}$  nahe 0V oder negativ ist



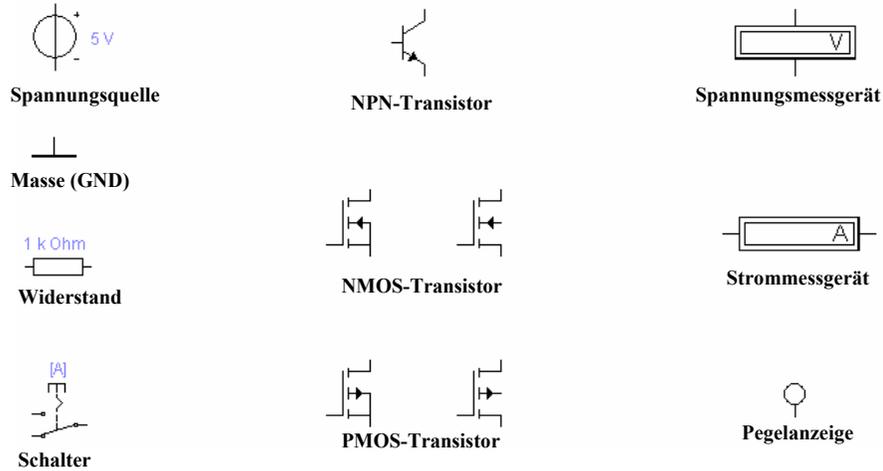
U. Kepschull

## 4 Der Transistor als Schalter

- Elektronische Verknüpfungsglieder werden aus Halbleiterbauelementen aufgebaut
  - ⇒ Binäre Schaltvariablen werden nach den Gesetzen der Schaltalgebra miteinander verknüpft
  - ⇒ Werte entsprechen der Zweiwertigkeit von Schalterzuständen
- Im Folgenden gilt:
  - ⇒ „Ein“ entspricht „1“, 5 V, POWER oder VDD
  - ⇒ „Aus“ entspricht „0“, 0 V, GROUND oder VSS
- Verknüpfungsglieder werden zu komplexen Schaltnetzen und Schaltwerken zusammengefasst
  - ⇒ Die Schaltglieder müssen die gleichen Signalpegel besitzen

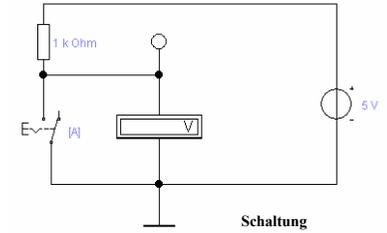
U. Kepschull

## Schaltzeichen nach DIN



## Idealer Schalter

- **Annahme: der Verknüpfungsvorgang**
  - ⇒ erfordert keine Leistung
  - ⇒ benötigt keine Zeit
  - ⇒ Im Schalter fällt keine Spannung ab



- **Im Schalterzustand „Ein“**

$$R_i = 0$$

$$I = \frac{U_B}{R}$$

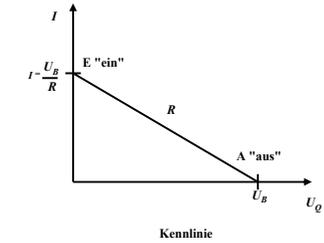
$$U_Q = 0$$

- **Im Schalterzustand „Aus“**

$$R_S = \infty$$

$$I = 0$$

$$U_Q = U_B$$



## Realer Schalter

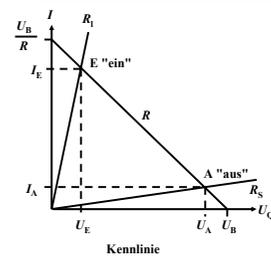
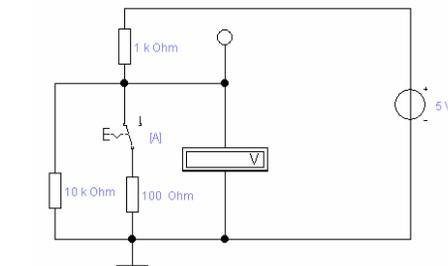
- $R_i$  kann nicht 0 sein
- $R_S$  kann nicht unendlich werden
  - ⇒ in der Praxis versucht man,  $R_i$  möglichst klein und  $R_S$  möglichst groß zu machen

- **Im Schalterzustand „Ein“**

$$I_E = \frac{U_B}{R + R_i}; U_E = \frac{U_B \cdot R_i}{R + R_i}$$

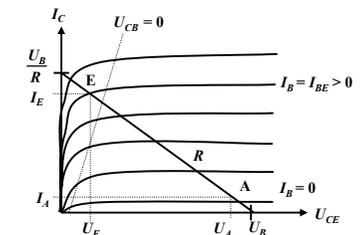
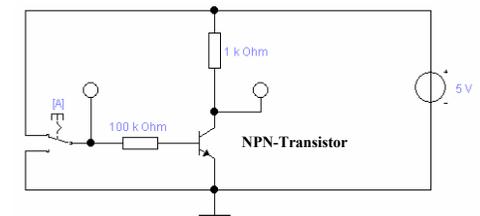
- **Im Schalterzustand „Aus“**

$$I_A = \frac{U_B}{R + R_S}; U_A = \frac{U_B \cdot R_S}{R + R_S}$$



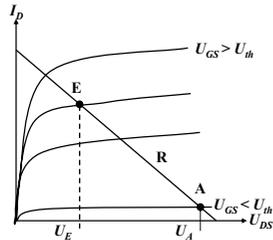
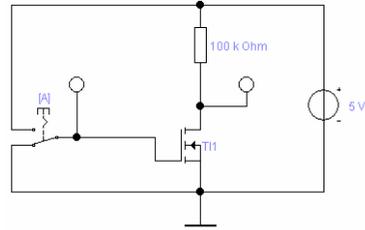
## Bipolarer Transistor als Schalter

- **Schaltvorgang wird durch den Basisstrom  $I_B$  gesteuert**
  - ⇒ Schalter Ein: Transistor leitet
  - ⇒ Schalter Aus: Transistor sperrt
- **Die Arbeitspunkte werden so berechnet, dass sich der Transistor im Übersteuerungsbereich befindet**



## Der NMOS-Transistor als Schalter

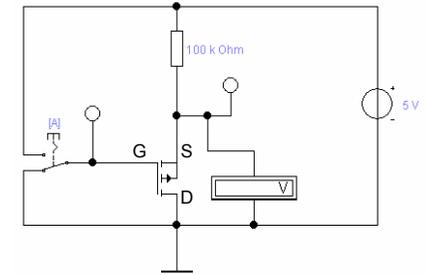
- NMOS Transistoren leiten wenn  $U_{GS}$  positiv ist
  - ⇒ Verwendung wie bei Bipolar-Transistoren
- Der Substrat-Anschluss (Bulk) muss „negativer“ sein als das Gate
  - ⇒ Häufig zusätzliche negative Spannung (-5V)



U. Keschull

## Der PMOS-Transistor als Schalter

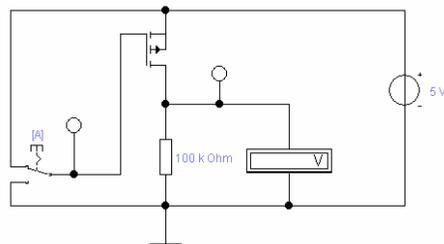
- PMOS Transistoren leiten wenn  $U_{GS}$  negativ ist
  - ⇒ Der Gate-Anschluss liegt auf 0 V (Masse)
  - ⇒ Die Spannung  $U_{GD}$  ist hoch (ca. 1,7 V)
  - ⇒ Der p-MOS-Transistor leitet schlecht, da der Spannungsunterschied zwischen Gate und Source ( $U_{GS}$ ) gering ist



U. Keschull

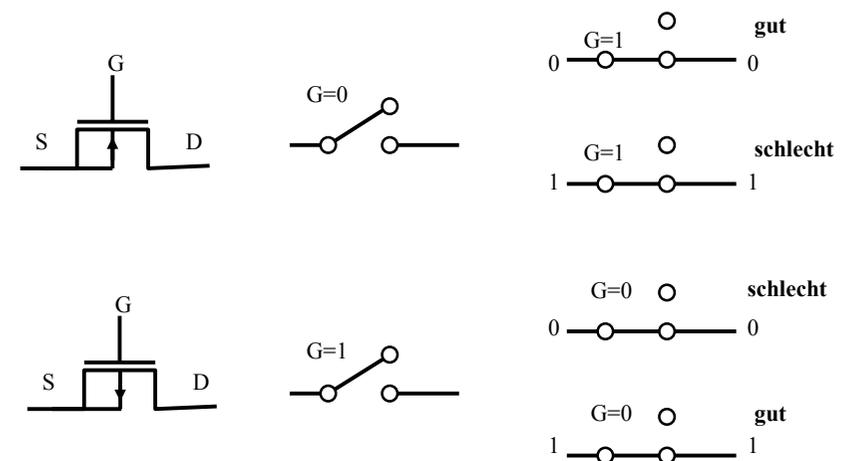
## Der PMOS-Transistor als Schalter

- Besserer Einsatz des PMOS-Transistors
  - ⇒ Der Transistor leitet gut, da der Spannungsunterschied zwischen Gate und Source ( $U_{GS}$ ) mit 5V hoch ist



U. Keschull

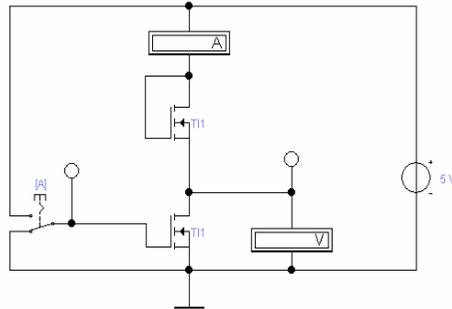
## Übersicht: MOS-Transistoren als Schalter



U. Keschull

## Integrierte Widerstände

- In integrierten Schaltkreisen benötigen Widerstände zu viel Platz
  - ⇒ Der Gate-Widerstand kann ersatzlos entfallen, da das Gate isoliert ist und daher kein Strom fließt
  - ⇒ Die Drain-Widerstände können durch schlecht leitende NMOS- bzw. PMOS-Transistoren ersetzt werden
  - ⇒ Transistoren lassen sich kleiner bauen als integrierte Widerstände
- Nachteile:
  - ⇒ Die Versorgungsspannung und der 0-Pegel werden am Ausgang nicht mehr erreicht
  - ⇒ Schaltungen können so nicht miteinander verbunden werden



U. Keschull

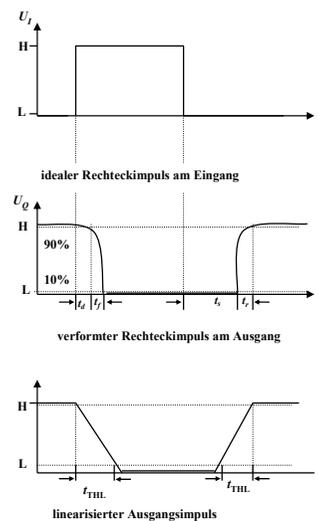
## Kenngrößen: Signalpegel

- Die Signale nehmen nie genau GND oder die Versorgungsspannung an
  - ⇒ Ein Transistor ist kein idealer Schalter
  - ⇒ Übersprechen zwischen benachbarten Leitungen
  - ⇒ Der Eingang des nachfolgenden Transistors hat Auswirkungen auf den vorgehenden
- Solche Signale nennt man Störspannungen
- Zur Eliminierung der Störspannungen definiert man Pegel
  - ⇒ High: die Spannung ist hoch
  - ⇒ Low: die Spannung ist nieder
- Die Pegel werden willkürlich logischen Werten zugeordnet
  - ⇒ High ist logisch „1“
  - ⇒ Low ist logisch „0“
  - ⇒ bei negativer Logik sind diese Pegel umgekehrt

U. Keschull

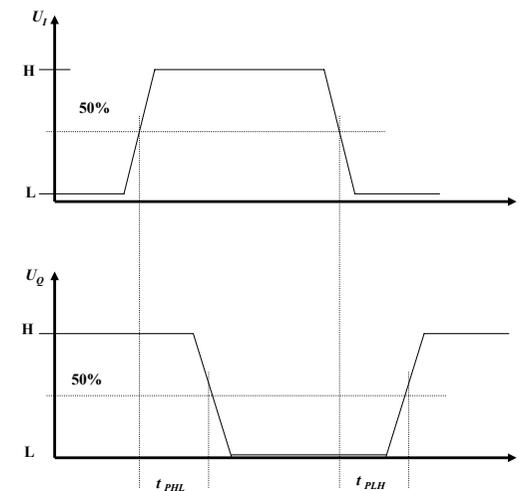
## Kenngrößen: Signalübergangszeit und -laufzeit

- Signalübergangszeit
  - ⇒ Flankensteilheit
  - ⇒ Übergang von „H“ nach „L“ oder „L“ nach „H“
- Signallaufzeit
  - ⇒ Zeit die ein Signalimpuls vom Eingang der Schaltung bis zum Ausgang benötigt



U. Keschull

## Schaltvorgang eines Inverters



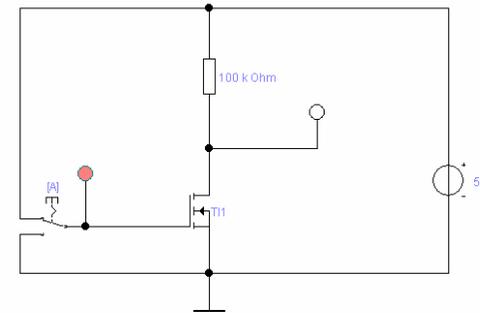
U. Keschull

## 5 Logische Schaltglieder

- Komplexe Schaltungen werden aus einfachen logischen Gattern aufgebaut
- Man benötigt logische Grundfunktionen
  - ⇒ UND, ODER, NICHT
- Logische Gatter werden später als atomare Bausteine in der Digitaltechnik betrachtet
  - ⇒ In diesem und im nächsten Kapitel steht der innere Aufbau im Vordergrund
- Die Eingangssignalpegel der Gatter müssen zu den Ausgangssignalpegeln kompatibel sein
  - ⇒ Leitungen verbinden die Ausgänge eines Gatters mit nachfolgenden Gattern

## NICHT-Gatter

- Der Wert des Eingangs wird negiert

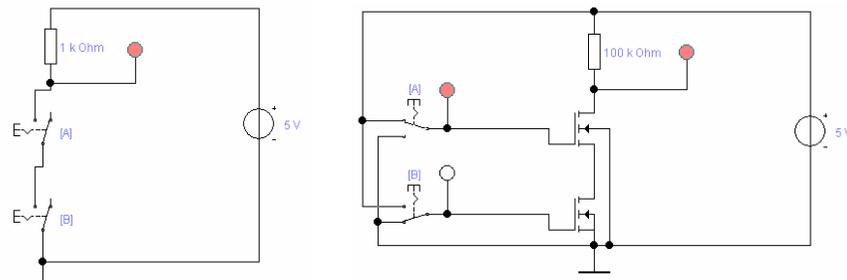


Wertetabelle

A	Y
0	1
1	0

## NAND-Gatter

- Reihenschaltung zweier Schalter/Transistoren



NAND-Verknüpfung mit Schaltern

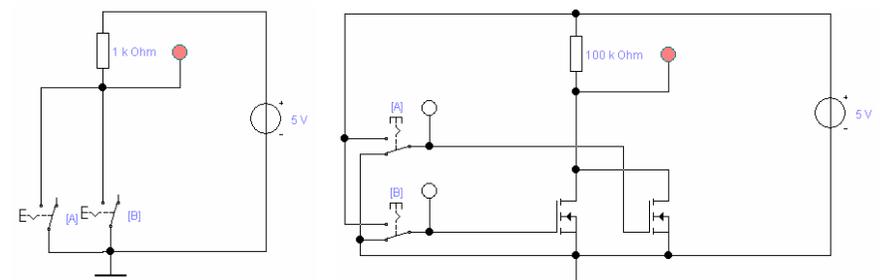
Wertetabelle

B	A	Y
0	0	1
0	1	1
1	0	1
1	1	0

NAND-Verknüpfung mit NMOS-Transistoren

## NOR-Gatter

- Parallelschaltung zweier Schalter/Transistoren



NOR-Verknüpfung mit Schaltern

Wertetabelle

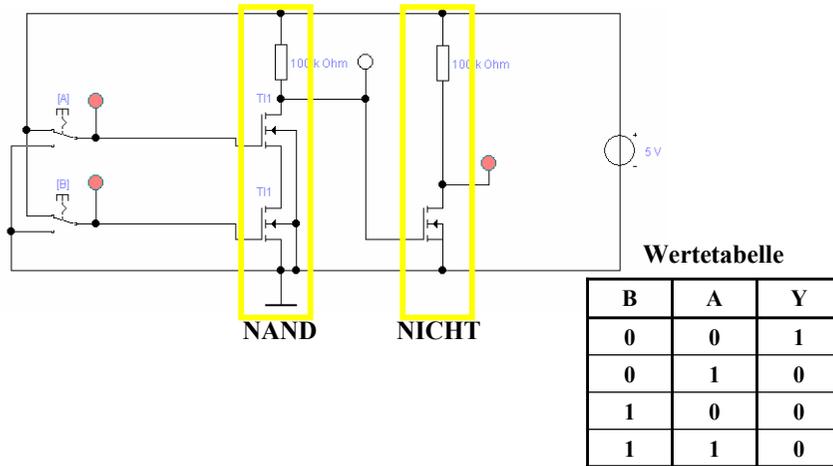
B	A	Y
0	0	1
0	1	0
1	0	0
1	1	0

NOR-Verknüpfung mit NMOS-Transistoren

## UND-Gatter

### Verknüpfung aus NAND und NICHT

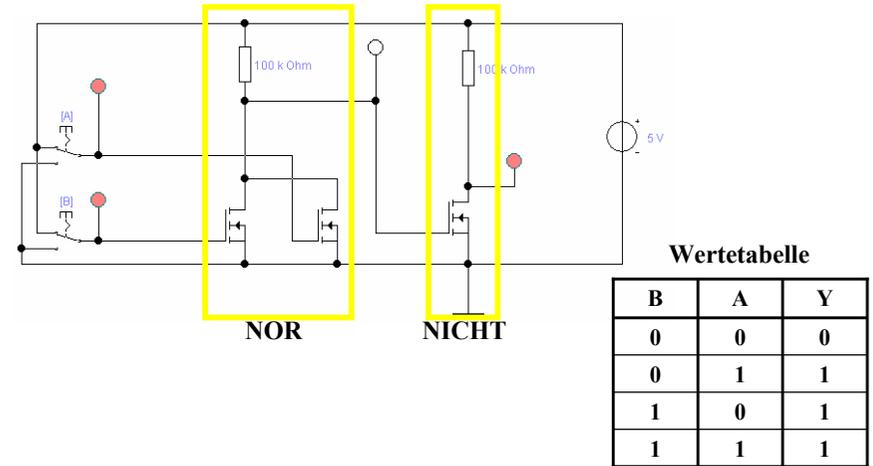
⇒ NMOS-Transistorschaltbild



## ODER-Gatter

### Verknüpfung aus NOR und NICHT

⇒ NMOS-Transistorschaltbild



## 6 Logische Schaltungen in CMOS-Technik

### Heute werden fast alle logischen Bauelemente in CMOS-Technik hergestellt

⇒ CMOS: Complementary MOS

### Prinzip

⇒ Widerstand wird durch einen geschalteten PMOS-Transistor ersetzt

⇒ PMOS-Transistoren schalten komplementär zu NMOS-Transistoren

- Der pMOS-Transistor leitet, wenn eine „0“ anliegt und sperrt bei einer „1“
- Der nMOS-Transistor sperrt, wenn eine „0“ anliegt und leitet bei einer „1“
- NMOS-Transistoren leiten die „0“ gut
- NMOS-Transistoren werden mit der Masse (GND) verbunden
- PMOS-Transistoren leiten die „1“ gut
- PMOS-Transistoren werden mit der Spannungsversorgung verbunden

⇒ Auf jedem Pfad zwischen VDD und GND ist mindestens ein Transistor gesperrt

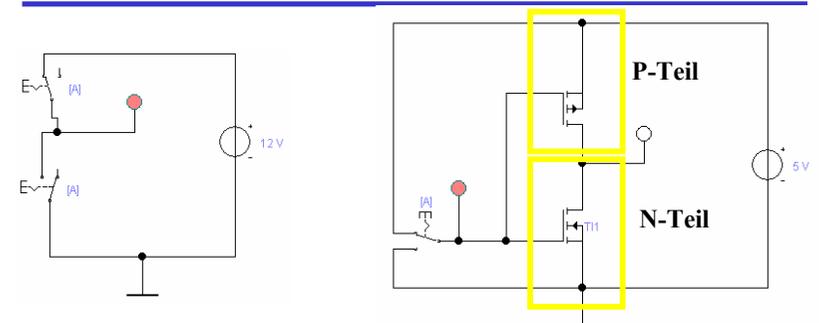
### Vorteil

- ⇒ Keine Widerstände
- ⇒ Es fließt nur ein geringer Strom

### Nachteil

⇒ Schwierigere Herstellung, da NMOS- und PMOS Transistoren auf dem selben Substrat integriert werden müssen

## CMOS NICHT-Gatter



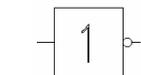
CMOS NICHT-Verknüpfung mit Schaltern

(Beide Schalter werden mit dem gleichen Eingangssignal Gesteuert)

CMOS NICHT-Verknüpfung mit MOS-Transistoren

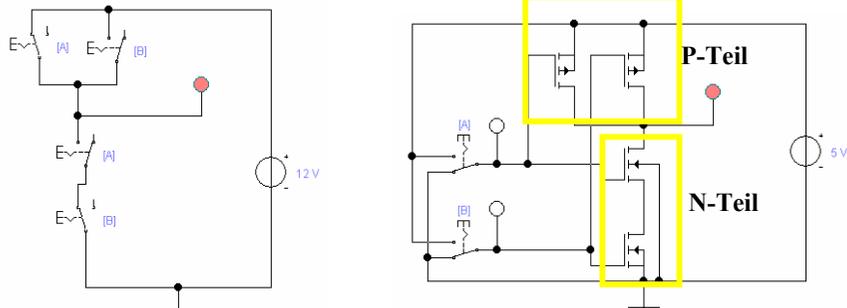
Wertetabelle

A	Y
0	1
1	0



Schaltzeichen

## CMOS NAND-Gatter

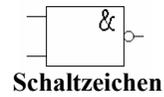


NAND-Verknüpfung mit Schaltern

Wertetabelle

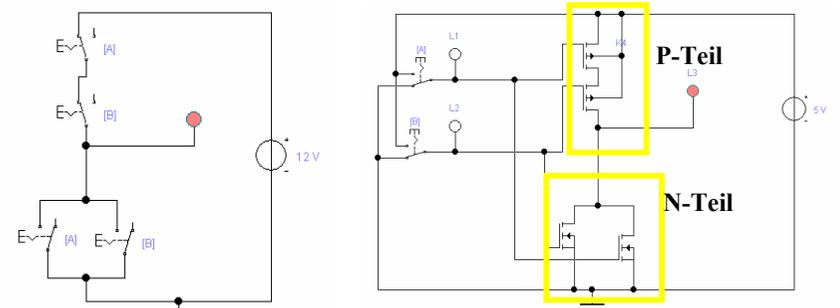
B	A	Y
0	0	1
0	1	1
1	0	1
1	1	0

NAND-Verknüpfung mit MOS-Transistoren



U. Kepschull

## CMOS NOR-Gatter

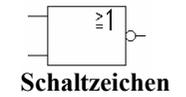


NOR-Verknüpfung mit Schaltern

Wertetabelle

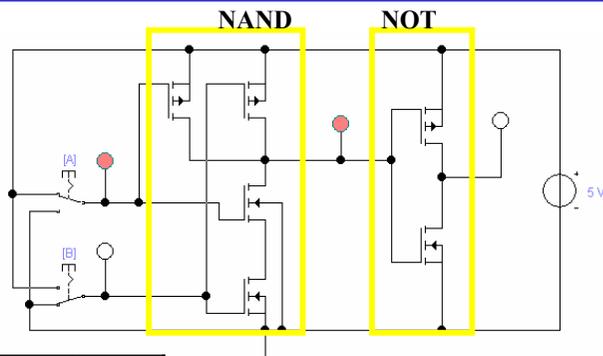
B	A	Y
0	0	1
0	1	0
1	0	0
1	1	0

NOR-Verknüpfung mit MOS-Transistoren



U. Kepschull

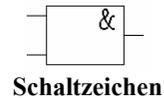
## CMOS UND-Gatter



Wertetabelle

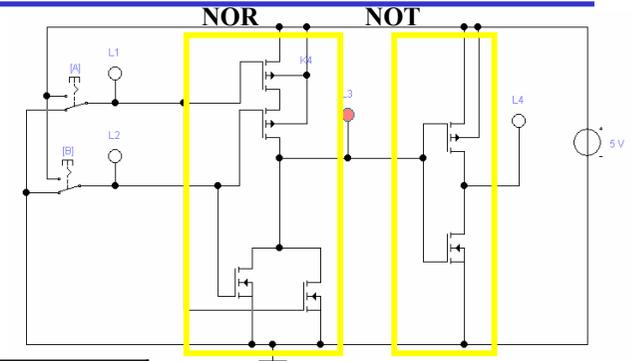
B	A	NAND	UND
0	0	1	0
0	1	1	0
1	0	1	0
1	1	0	1

UND-Verknüpfung aus NAND und NOT



U. Kepschull

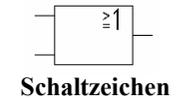
## CMOS ODER-Gatter



Wertetabelle

B	A	NOR	ODER
0	0	1	0
0	1	0	1
1	0	0	1
1	1	0	1

ODER-Verknüpfung aus NOR und NOT

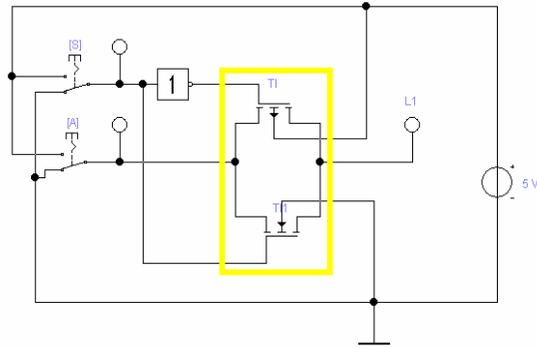


U. Kepschull

# Komplementärschalter (Transmission Gate)



- Parallelschaltung eines PMOS- und eines NMOS-Transistors

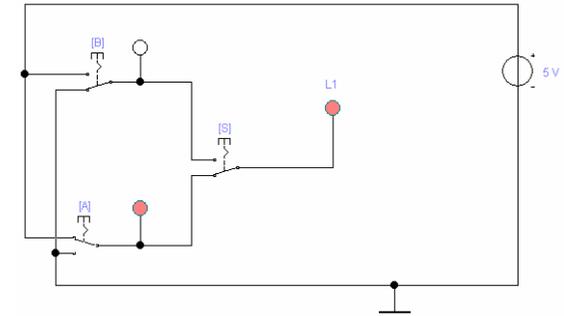


# Multiplexer

- Wählt den Signalfluss über ein Steuersignal

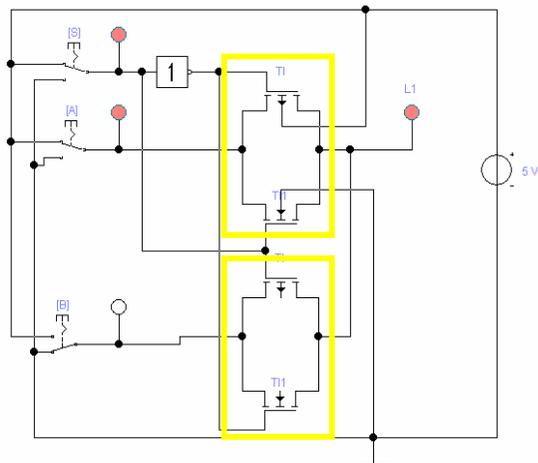
Wertetabelle

S	B	A	MUX
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1



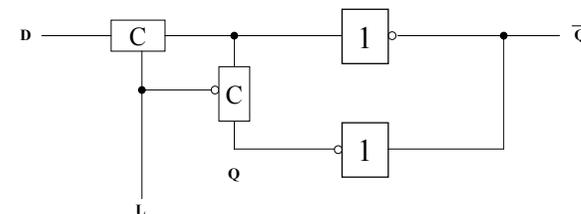
# Multiplexer

- Multiplexer können aus Komplementärschaltern aufgebaut werden

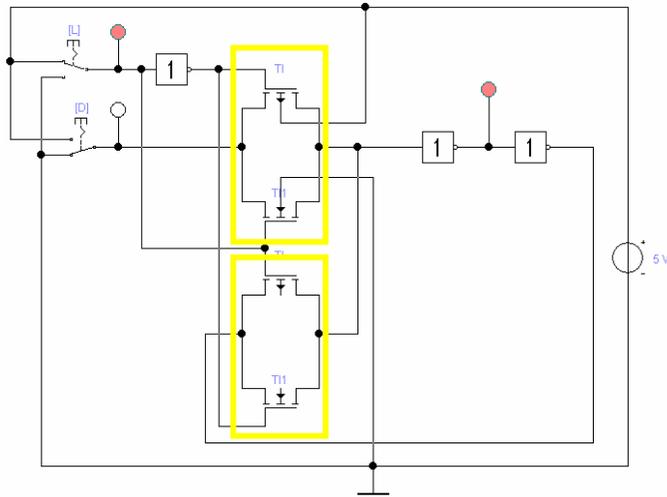


# Speicher

- Auch ein Speicherelement kann aus den bisher behandelten CMOS-Strukturen aufgebaut werden
  - Man benötigt zwei Inverter und einen Multiplexer.
  - Die Ausgabe folgt der Eingabe, wenn L=1
  - Die Ausgabe speichert den letzten Wert, wenn L=0
- Schaltbild:



## Schaltverhalten des Speichers



## Größe der CMOS-Schaltfunktionen

Schaltfunktion	Anzahl der Transistoren
NICHT	2
NAND	4
NOR	4
UND	6
ODER	6
Komplementärschalter	4
Multiplexer	6
Speicher	10

## Komplexe Schaltfunktionen

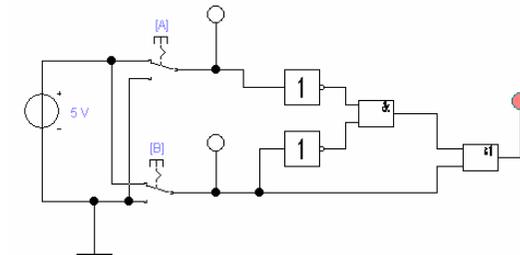
- Zwei Möglichkeiten
  - ⇒ Aufbau durch einfache Gatter
  - ⇒ Realisierung als CMOS-Schaltfunktion
- Grundregeln des CMOS-Entwurfs
  - ⇒ Zu keinem Zeitpunkt darf ein Pfad von der Spannungsversorgung zur Masse geschaltet sein
    - Alle parallelen NMOS-Transistoren müssen im P-Teil in Reihe geschaltet werden
    - Alle in Reihe geschalteten NMOS-Transistoren müssen im P-Teil parallel geschaltet werden
  - ⇒ PMOS-Transistoren schalten die Spannungsversorgung
  - ⇒ NMOS-Transistoren schalten die Masse

## Beispiel

- Gegeben: Die Wertetabelle

B	A	Y
0	0	1
0	1	0
1	0	1
1	1	1

### Realisierung mit einfachen Gattern



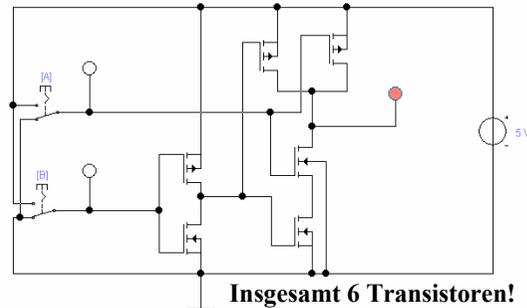
Insgesamt  $2+2+6+6=16$  Transistoren!

## Realisierung als CMOS Komplexgatter

### Realisierung als CMOS-Komplexgatter

- ⇒ Entwicklung des N-Teils aus den Nullstellen der Wertetabelle
  - Die Schaltung hat den Wert „0“ wenn A auf „1“ ist und B auf „0“
  - Negation des Signals B zu  $\neg B$
  - Reihenschaltung von A und  $\neg B$
- ⇒ Entwicklung des P-Teils durch Reihen/Parallel Wandlung aus dem N-Teil

B	A	Y
0	0	1
0	1	0
1	0	1
1	1	1



Insgesamt 6 Transistoren!

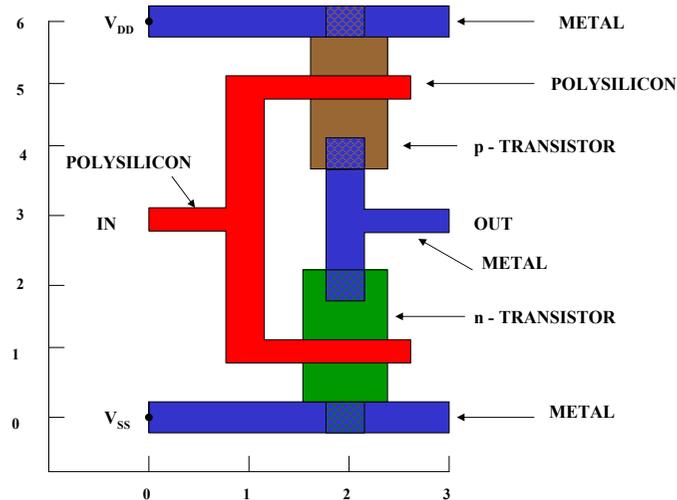
U. Kepschull

## 7 Physikalische Darstellung von MOS-Schaltkreisen

- Die physikalische Darstellung von MOS-Schaltkreisen wird benutzt um zu beschreiben, wie der physikalische Aufbau einer integrierten Schaltung ist. Im Prinzip können daraus automatisch die Belichtungsmasken erstellt werden.
- Die einzelnen Transistoren entstehen durch Übereinanderlegen von Schichten
  - ⇒ p-Diffusion (positiv dotiert)
  - ⇒ n-Diffusion (negativ dotiert)
  - ⇒ Polysilizium (Gate)
  - ⇒ Metall1 und Metall2
  - ⇒ Kontakte

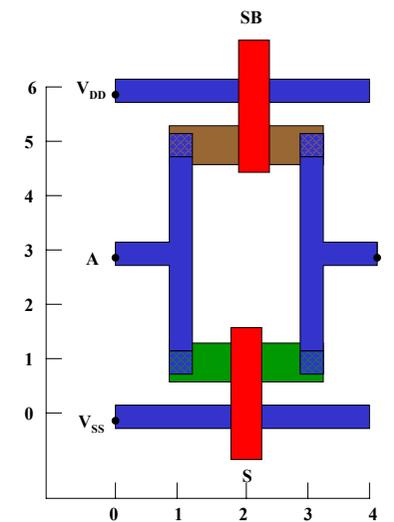
U. Kepschull

## Beispiel Inverter



U. Kepschull

## Beispiel Komplementärschalter



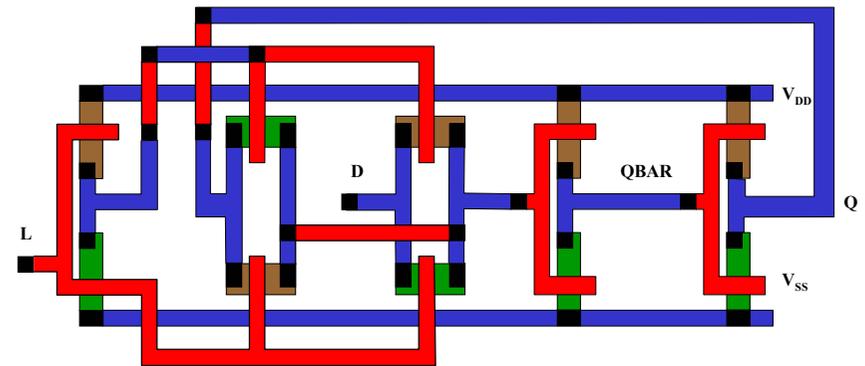
U. Kepschull

## Sprachliche Beschreibung des Layouts eines Komplementärschalters

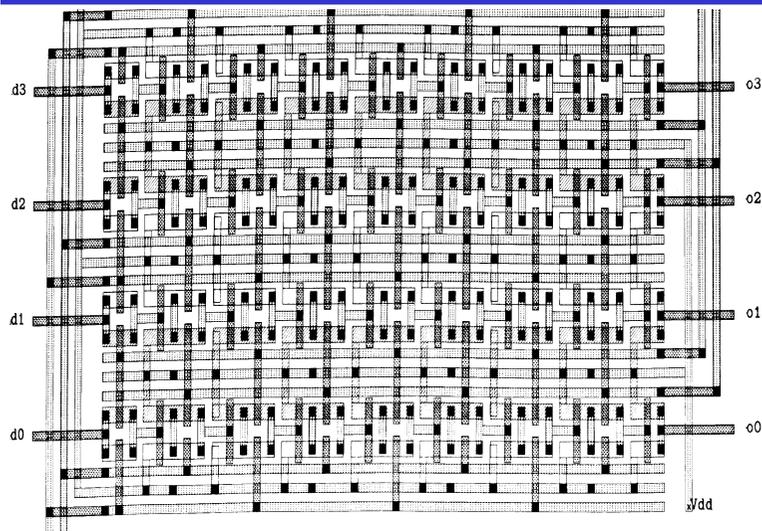
```

begin tg
t1: device n (2,1) or=east
t2: device p (2,5) or=east
  wire alum (0,0) (4,0)
  wire alum (0,6) (4,6)
  wire poly (2,-1) (2,1)
  wire poly (2,7) (2,5)
  wire alum (1,1) (1,5)
  wire alum (3,1) (3,5)
  wire alum (0,3) (1,3)
  wire alum (3,3) (4,3)
  contact md (1,1)
  contact md (3,1)
  contact md (1,5)
  contact md (3,5)
end
  
```

## Beispiel Flipflop



## Beispiel Schieberegister

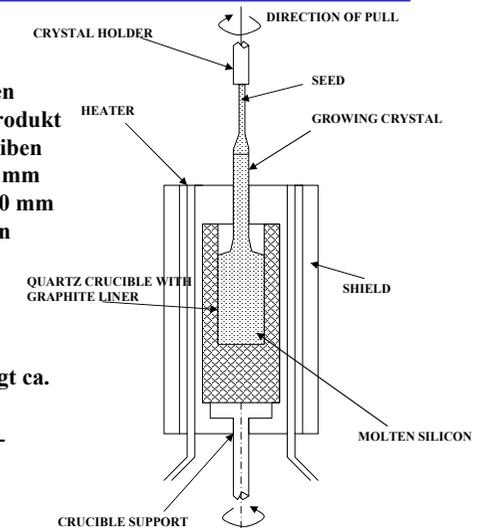


## 8 Der CMOS-Fertigungsprozess

### 8.1 Herstellung von Wafern

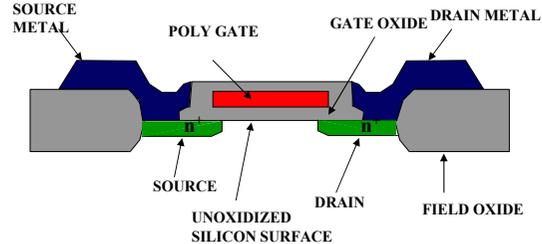
In diesem Abschnitt folgt eine Übersicht, wie CMOS-Schaltungen gefertigt werden. Das Ausgangsprodukt sind monokristalline Siliziumscheiben deren Dicke zwischen 0.25 und 1 mm und deren Durchmesser 75 bis 150 mm beträgt. Diese Scheiben nennt man Wafer

- Monokristallin bedeutet, dass das Silizium in einer möglichst reinen Kristallstruktur erstarrt. Der Schmelzpunkt von Silizium beträgt ca. 1425 °C
- Heute wird meist die Czochralski-Methode angewandt bei der die Wachstumsrate ca. 30 bis 180 mm/Stunde beträgt



## Oxydation

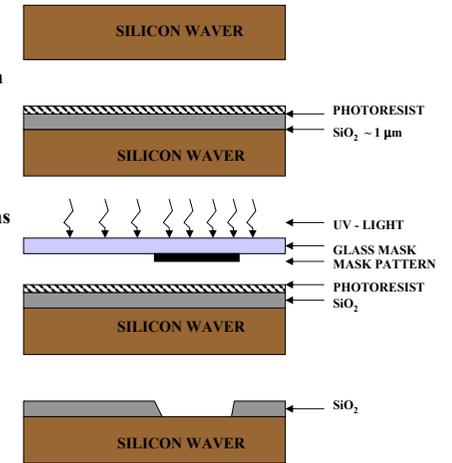
- Siliziumoxyd ( $\text{SiO}_2$ ) ist ein guter Isolator. Es wird erzeugt, indem der Wafer einer oxydierenden Umgebung ausgesetzt wird
- Wasserdampf bei  $900^\circ\text{C}$  bis  $1000^\circ\text{C}$  (schnelle Oxydierung)
- Sauerstoff bei  $1200^\circ\text{C}$  (langsame Oxydierung)
- $\text{SiO}_2$  besitzt etwa das doppelte Volumen von Silizium und es wächst sowohl vertikal als auch horizontal



U. Keschull

## Selektive Diffusion

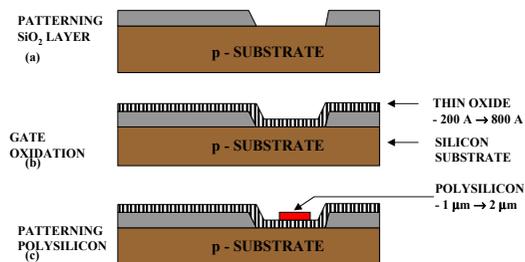
- Selektive Diffusion ist das Erzeugen verschieden dotierter Siliziumschichten.
- Flächen müssen dabei
  - ⇒ beliebige Formen annehmen können
  - ⇒ genau plziert sein
  - ⇒ genau skaliert sein
- Das  $\text{SiO}_2$  verhindert den Dotierungsvorgang. Es kann später durch eine Säure entfernt werden, die das Silizium nicht angreift.
- Prinzip der selektiven Dotierung:
  - ⇒ Oxydieren der Siliziumoberfläche
  - ⇒ Beschichten mit einem lichtempfindlichen Lack
  - ⇒ Belichten mit UV-Licht über eine Maske
  - ⇒ Entfernen des nicht belichteten Photolacks und des darunterliegenden Siliziumoxyds



U. Keschull

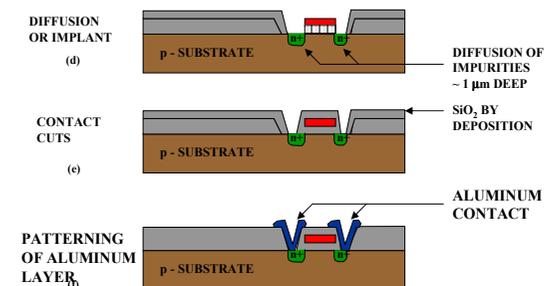
## 8.2 Entstehung eines NMOS Transistors

- Zunächst wird der Wafer mit einer dicken  $\text{SiO}_2$ -Schicht überdeckt
- An den Stellen, an denen Transistoren entstehen sollen, werden diese freigelegt (a)
- Die gesamte Fläche wird mit einer dünnen, sehr einheitlichen  $\text{SiO}_2$ -Schicht überdeckt (b)
- Der Wafer wird mit einem Photolack überzogen und an den Stellen, an denen Gates entstehen sollen, freigelegt. Polykristallines Silizium wird aufgedampft (c)



U. Keschull

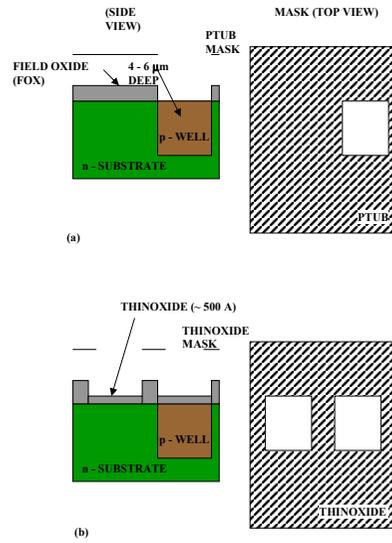
- Mit den gleichen Arbeitsschritten werden die Flächen für die negative Dotierung freigelegt. Die freigelegten Flächen werden negativ dotiert (d). Der Wafer wird erneut mit einer  $\text{SiO}_2$ -Schicht überdeckt
- Die Kontaktstellen werden durch Ätzung freigelegt.
- Die Metallbahnen zur Verbindung werden aufgedampft.



U. Keschull

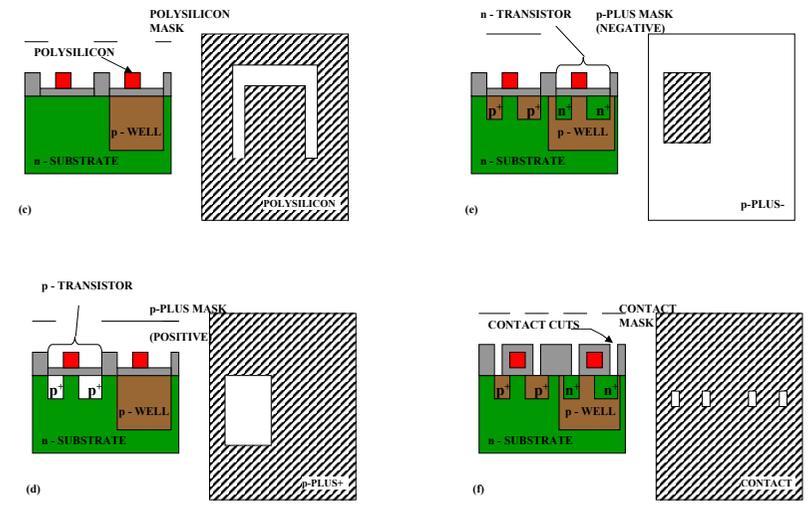
### 8.3 Entstehung eines CMOS-Inverters

- Beim CMOS-Prozß müssen negativ dotierte Flächen für pMOS-Transistoren geschaffen werden (p-Well, p-Wannen).



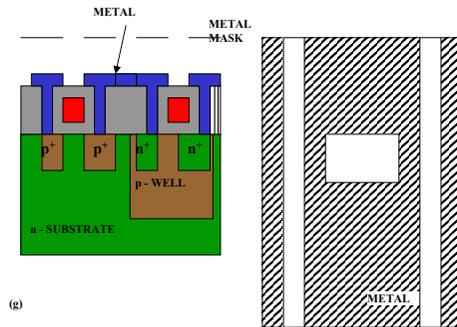
U. Keschull

### Entstehung eines CMOS-Inverters



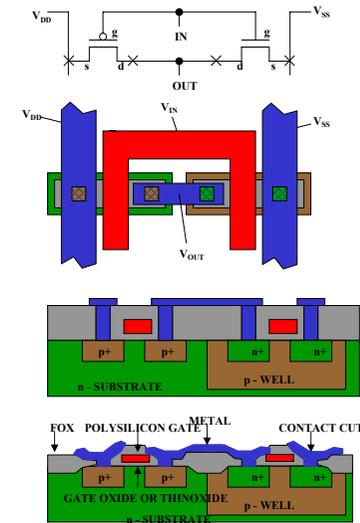
U. Keschull

### Entstehung eines CMOS-Inverters



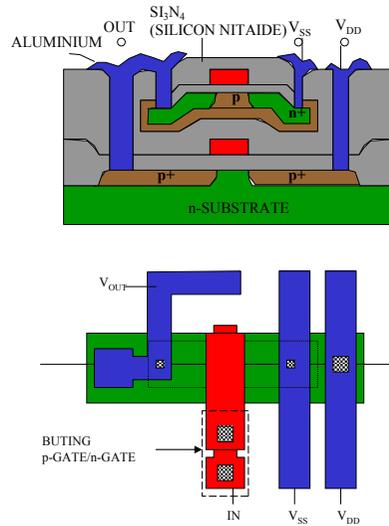
U. Keschull

### Zusammenhang zwischen Schaltplan und Realisierung



U. Keschull

## Moderne CMOS-Techniken: ein 3D-CMOS-Inverter



## 9 Schaltnetze

- Entwurf und Realisierung digitaler Schaltnetze
  - ⇒ Formale Grundlagen
  - ⇒ Realisierung
  - ⇒ Entwurf
  - ⇒ Laufzeiteffekte

## 9.1 Formale Grundlagen

### ○ George Boole (1815-1864)

⇒ Algebra der Logik (Boolesche Algebra)

**Def. 5.1:** Eine Boolesche Algebra ist eine Menge  $V = \{a, b, c, \dots\}$ , auf der zwei zweistellige Operationen  $\diamond$  und  $\#$  so definiert sind, dass durch ihre Anwendung auf Elemente aus  $V$  wieder Elemente aus  $V$  entstehen (Abgeschlossenheit).

Es müssen die Huntingtonschen Axiome gelten.

## Huntingtonschen Axiome

### ○ Kommutativgesetz:

$$a \diamond b = b \diamond a$$

$$a \# b = b \# a$$

### ○ Distributivgesetz:

$$a \diamond (b \# c) = (a \diamond b) \# (a \diamond c)$$

$$a \# (b \diamond c) = (a \# b) \diamond (a \# c)$$

### ○ Neutrale Elemente:

Es existieren zwei Elemente  $e, n \in V$ , so dass gilt:

$$a \diamond e = a \quad (e \text{ wird } \underline{\text{Einselement}} \text{ genannt)}$$

$$a \# n = a \quad (n \text{ wird } \underline{\text{Nullelement}} \text{ genannt)}$$

### ○ Inverse Elemente:

Für alle  $a \in V$  gibt es ein  $\bar{a}$ , so dass gilt:

$$a \diamond \bar{a} = n$$

$$a \# \bar{a} = e$$



## Weitere Sätze

- Aus den vier Huntington'schen Axiomen lassen sich weitere Sätze ableiten

⇒ Assoziativgesetze

$$(x_1 \wedge x_2) \wedge x_3 = x_1 \wedge (x_2 \wedge x_3) \quad (x_1 \vee x_2) \vee x_3 = x_1 \vee (x_2 \vee x_3)$$

⇒ Idempotenzgesetze

$$(x_1 \wedge x_1) = x_1 \quad (x_1 \vee x_1) = x_1$$

⇒ Absorptionsgesetze

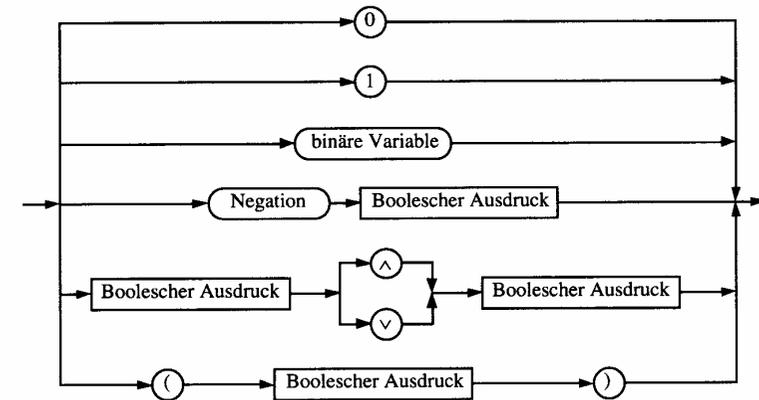
$$x_1 \wedge (x_1 \vee x_2) = x_1 \quad x_1 \vee (x_1 \wedge x_2) = x_1$$

⇒ DeMorgan-Gesetze

$$\overline{x_1 \wedge x_2} = \overline{x_1} \vee \overline{x_2} \quad \overline{x_1 \vee x_2} = \overline{x_1} \wedge \overline{x_2}$$

## Boolescher Ausdruck

- Zeichenfolge, die aus binären Variablen, den Operatoren  $\wedge$ ,  $\vee$  und Klammern besteht und den folgenden syntaktischen Regeln folgt:



## Boolescher Ausdruck

- Boolesche Ausdrücke sind nur eine syntaktische Konstruktion
  - ⇒ Bedeutung erhält ein Boolescher Ausdruck erst, wenn den Konstanten 0 und 1 die Wahrheitswerte „falsch“ oder „wahr“ zugeordnet wird
- Interpretation
  - ⇒ Belegung der binären Variablen eines Booleschen Ausdrucks mit Wahrheitswerten
  - ⇒ Liefert eine Aussage, die entweder „wahr“ oder „falsch“ sein kann
  - ⇒ Anwendung: Simulation
- Tautologie
  - ⇒ Boolescher Ausdruck, bei dem alle Belegungen der binären Variablen den Wahrheitswert „wahr“ liefern
  - ⇒  $(x_1 \vee x_2) \vee (\overline{x_1} \wedge \overline{x_2})$
  - ⇒ Anwendung: Verifikation von Schaltungen

## Boolesche Funktion

**Def. 9.2:** Es sei ein  $n$ -Tupel von binären Variablen  $(x_1, x_2, \dots, x_n)$  gegeben. Eine  $n$ -stellige Boolesche Funktion ordnet jeder Belegung der Variablen  $x_1, x_2, \dots, x_n$  mit den Wahrheitswerten „wahr“ oder „falsch“ genau einen Wahrheitswert zu.

$$f: \{0,1\}^n \rightarrow \{0,1\} \quad \text{oder} \quad f: B^n \rightarrow B$$

**Satz 9.1:** Es gibt genau  $2^n$  verschiedene Belegungen der Variablen einer  $n$ -stelliger Booleschen Funktion. Die Anzahl verschiedener  $n$ -stelliger Boolescher Funktionen beträgt  $2^{(2^n)}$

Bew: Über Funktionstabelle □

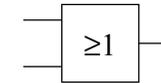
# Übersicht der 2-stelligen Booleschen Funktionen

Benennung der Verknüpfung	Funktionswert	Schreibweise mit den Zeichen $\wedge \vee -$	Bemerkung
	$y = f(x_1, x_2)$		
	$x_1 = 0 \ 1 \ 0 \ 1$		
	$x_2 = 0 \ 0 \ 1 \ 1$		
Null	$y_0 = 0 \ 0 \ 0 \ 0$	0	Null
UND-Verknüpfung	$y_1 = 0 \ 0 \ 0 \ 1$	$x_1 \wedge x_2$	$x_1$ UND $x_2$
Inhibition	$y_2 = 0 \ 0 \ 1 \ 0$	$\bar{x}_1 \wedge x_2$	
Transfer	$y_3 = 0 \ 0 \ 1 \ 1$	$x_2$	
Inhibition	$y_4 = 0 \ 1 \ 0 \ 0$	$x_1 \wedge \bar{x}_2$	
Transfer	$y_5 = 0 \ 1 \ 0 \ 1$	$x_1$	
Antivalenz	$y_6 = 0 \ 1 \ 1 \ 0$	$(x_1 \wedge \bar{x}_2) \vee (\bar{x}_1 \wedge x_2)$	Exklusiv-ODER
ODER-Verknüpfung	$y_7 = 0 \ 1 \ 1 \ 1$	$x_1 \vee x_2$	$x_1$ ODER $x_2$
NOR-Verknüpfung	$y_8 = 1 \ 0 \ 0 \ 0$	$\overline{x_1 \vee x_2}$	NICHT-ODER
Äquivalenz	$y_9 = 1 \ 0 \ 0 \ 1$	$(x_1 \wedge x_2) \vee (\bar{x}_1 \wedge \bar{x}_2)$	
Komplement	$y_{10} = 1 \ 0 \ 1 \ 0$	$\bar{x}_1$	
Implikation	$y_{11} = 1 \ 0 \ 1 \ 1$	$\bar{x}_1 \vee x_2$	
Komplement	$y_{12} = 1 \ 1 \ 0 \ 0$	$\bar{x}_2$	
Implikation	$y_{13} = 1 \ 1 \ 0 \ 1$	$x_1 \vee \bar{x}_2$	
NAND-Verknüpfung	$y_{14} = 1 \ 1 \ 1 \ 0$	$\overline{x_1 \wedge x_2}$	NICHT-UND
Eins	$y_{15} = 1 \ 1 \ 1 \ 1$	1	Eins

# Darstellung einiger zweistelliger Funktionen

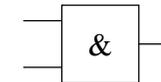
ODER

$x_1$	$x_2$	$x_1 \vee x_2$
0	0	0
0	1	1
1	0	1
1	1	1



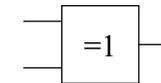
UND

$x_1$	$x_2$	$x_1 \wedge x_2$
0	0	0
0	1	0
1	0	0
1	1	1



Exklusiv-Oder

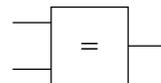
$x_1$	$x_2$	$x_1 \oplus x_2$
0	0	0
0	1	1
1	0	1
1	1	0



# Darstellung einiger zweistelliger Funktionen

Äquivalenz

$x_1$	$x_2$	$x_1 \equiv x_2$
0	0	1
0	1	0
1	0	0
1	1	1



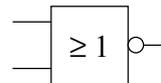
NAND

$x_1$	$x_2$	$\overline{x_1 \wedge x_2}$
0	0	1
0	1	1
1	0	1
1	1	0



NOR

$x_1$	$x_2$	$\overline{x_1 \vee x_2}$
0	0	1
0	1	0
1	0	0
1	1	0



# Operatorensysteme

**Def. 9.3:** Ein vollständiges Operatorensystem erlaubt die Darstellung beliebiger Boolescher Funktionen mit einer beschränkten Anzahl von Operatoren

○ Beispiele für vollständiges Operatorensysteme:

Operatorensystem	Negation	Konjunktion	Disjunktion
$(\wedge, \vee, \bar{\phantom{x}})$	$\bar{x}_1$	$x_1 \wedge x_2$	$x_1 \vee x_2$
$(\wedge, \bar{\phantom{x}})$	$\bar{x}_1$	$x_1 \wedge x_2$	$\bar{x}_1 \wedge \bar{x}_2$
$(\vee, \bar{\phantom{x}})$	$\bar{x}_1$	$\bar{x}_1 \vee \bar{x}_2$	$x_1 \vee x_2$
$(\wedge)$	$x_1 \wedge x_1$	$(x_1 \wedge x_2) \wedge (x_1 \wedge x_2)$	$(x_1 \wedge x_1) \wedge (x_2 \wedge x_2)$
$(\vee)$	$x_1 \vee x_1$	$(x_1 \vee x_1) \vee (x_2 \vee x_2)$	$(x_1 \vee x_2) \vee (x_1 \vee x_2)$
$(\wedge, \oplus)$	$x_1 \oplus 1$	$x_1 \wedge x_2$	$x_1 \wedge x_2 \oplus x_1 \oplus x_2$
$(\vee, \equiv)$	$x_1 \equiv 0$	$(x_1 \vee x_2) \equiv x_1 \equiv x_2$	$x_1 \vee x_2$

## Auswertung

- Zum Wahrheitswert einer Aussage gelangt man durch rekursives Auswerten der Booleschen Funktionen in einem Ausdruck
  - ⇒ Negation vor Konjunktion
  - ⇒ Konjunktion vor Disjunktion
  - ⇒ Klammerung beachten
- Beispiel: Ist die folgende Funktion eine Tautologie?  
$$f(x_1, x_2) = (x_1 \wedge x_2) \vee (\bar{x}_1 \wedge \bar{x}_2) \equiv (x_1 \vee \bar{x}_2) \wedge (\bar{x}_1 \vee x_2)$$

## 9.2 Normalformen

- Eine Funktion kann durch verschiedene Boolesche Ausdrücke beschrieben werden
  - ⇒ Auch bei der Beschränkung auf ein vollständiges Operatorensystem ergeben sich noch mehrere Darstellungsmöglichkeiten
- Normalformen bilden eine Standarddarstellung in einem vollständigen Operatorensystem
  - ⇒ Disjunktive Normalform
  - ⇒ Konjunktive Normalform
- Es gibt weitere Normalformen, die in dieser Vorlesung nicht behandelt werden
  - ⇒ Reed-Muller-Form
  - ⇒ Äquivalenzpolynom

## Literal und Produktterm

**Def. 9.4:** Ein Literal  $L_i$  ist entweder eine Variable  $x_i$  oder ihre Negation  $\bar{x}_i$ .  $L_i \in \{x_i, \bar{x}_i\}$

**Def. 9.5:** Ein Produktterm  $K(x_1, \dots, x_m)$  ist die Konjunktion von Literalen oder den Konstanten 0 oder 1:

$$\bigwedge_{i=1}^m L_i = L_1 \wedge \dots \wedge L_m$$

- Jeder Produktterm  $K(x_1, \dots, x_m)$  kann so dargestellt werden, dass eine Variable  $x$  in höchstens einem Literal vorkommt.
  - ⇒ Falls  $L_j = x$  und  $L_k = \bar{x}$  ist, gilt  $L_j \wedge L_k = 0$
  - ⇒ Falls  $L_j = \bar{x}$  und  $L_k = \bar{x}$  ist, gilt  $L_j \wedge L_k = \bar{x}$
  - ⇒ Falls  $L_j = x$  und  $L_k = x$  ist, gilt  $L_j \wedge L_k = x$

## Implikant und Minterm

**Def. 9.6:** Ein Produktterm  $K(x_1, \dots, x_m)$  heißt **Implikant** einer Booleschen Funktion  $f(x_1, \dots, x_n)$ , wenn aus  $K(x_1, \dots, x_m) = 1$  für eine Belegung  $x_1, \dots, x_m \in B^n$  folgt, dass  $f(x_1, \dots, x_n) = 1$ .

**Def. 9.7:** Ein Implikant  $K(x_1, \dots, x_n)$  heißt **Minterm** ( $m$ ), wenn ein Literal jeder Variablen  $x_i$  der Funktion  $f(x_1, \dots, x_n)$  genau einmal in  $K$  vorkommt.

- Implikanten haben ein oder mehrere 1-Stellen in der Funktion
  - ⇒ mehrere Implikanten können sich überdecken
- Ein Minterm ist genau bei einer Belegung der Variablen gleich 1
  - ⇒ Ein Minterm trägt zu genau einer 1-Stelle der Funktion bei
  - ⇒ Die Minterme einer Funktion können sich nicht überdecken

## Mintermtabelle

**Satz 9.2:** Zu einer Booleschen Funktion  $f(x_1, \dots, x_n)$  mit  $n$  Literalen gibt es maximal  $2^n$  verschiedene Minterme  $m_i$ .

Bew: Durch Aufzählung aller Kombinationen und Induktion über  $n$ .

- Man definiert eine Reihenfolge aller Minterme über den Index  $i$

$i_{10}$	$i_2$	Minterm $m_i$
0	000	$\bar{x}_2 \wedge \bar{x}_1 \wedge \bar{x}_0$
1	001	$\bar{x}_2 \wedge \bar{x}_1 \wedge x_0$
2	010	$\bar{x}_2 \wedge x_1 \wedge \bar{x}_0$
3	011	$\bar{x}_2 \wedge x_1 \wedge x_0$
4	100	$x_2 \wedge \bar{x}_1 \wedge \bar{x}_0$
5	101	$x_2 \wedge \bar{x}_1 \wedge x_0$
6	110	$x_2 \wedge x_1 \wedge \bar{x}_0$
7	111	$x_2 \wedge x_1 \wedge x_0$

## Disjunktive Normalform

**Def. 9.8:** Es sei eine Boolesche Funktion  $f(x_1, \dots, x_n): B^n \rightarrow B$  gegeben. Ein Boolescher Ausdruck heißt **disjunktive Normalform (DNF)** der Funktion  $f$ , wenn er aus einer disjunktiven Verknüpfung von Mintermen  $K_i$  besteht.

$$f(x_1, \dots, x_n) = K_0 \vee K_1 \vee \dots \vee K_k \text{ mit } 0 \leq k \leq 2^n - 1$$

$$= \bigvee_0^{2^n-1} \alpha_i \wedge K_i \text{ mit } \alpha_i \in \{0,1\}$$

- $\alpha_i$  heißt **Mintermkoeffizient**
  - $\alpha_i = 1$ , wenn der Minterm  $m_i$  zu  $f$  gehört,
  - $\alpha_i = 0$ , sonst

- Beispiele

$$f(x_2, x_1, x_0) = x_2 x_1 x_0 \vee x_2 \bar{x}_1 x_0 \vee \bar{x}_2 x_1 \bar{x}_0 \vee \bar{x}_2 \bar{x}_1 \bar{x}_0 \text{ ist eine DNF}$$

$$f(x_2, x_1, x_0) = x_2 x_1 x_0 \vee x_2 \bar{x}_1 \vee x_1 (x_2 x_0 \vee \bar{x}_2 \bar{x}_0) \text{ ist keine DNF}$$

## Disjunktion und Maxterm

**Def. 9.9:** Es sei  $D(x_1, \dots, x_m)$  eine Disjunktion von Literalen, wobei die Konstanten 0 und 1 auftreten dürfen.  $D(x_1, \dots, x_m)$  heißt **Implikat** einer Booleschen Funktion  $f(x_1, \dots, x_n)$ , wenn aus  $D(x_1, \dots, x_m) = 0$  für eine Belegung  $x_1, \dots, x_n \in B^n$  folgt, dass  $f(x_1, \dots, x_n) = 0$ .

**Def. 9.10:** Ein Implikat  $D(x_1, \dots, x_n)$  heißt **Maxterm** ( $M_i$ ), wenn ein Literal jeder Variablen  $x_i$  der Funktion  $f(x_1, \dots, x_n)$  genau einmal in  $D$  vorkommt.

- Implikate haben ein oder mehrere Nullstellen in der Funktion
  - mehrere Implikaten können sich überdecken
- Ein Maxterm ist genau bei einer Belegung der Variablen gleich 0
  - Ein Maxterm trägt zu genau einer Nullstelle der Funktion bei
  - Die Maxterme einer Funktion können sich in den 1-Stellen überdecken

## Min- und Maxtermtabelle

**Satz 9.3:** Zu einer Booleschen Funktion  $f(x_1, \dots, x_n)$  mit  $n$  Literalen gibt es maximal  $2^n$  verschiedene Maxterme  $M_i$ .

Bew: Durch Aufzählung aller Kombinationen und Induktion über  $n$

- Man definiert eine Reihenfolge aller Maxterme über den Index  $i$  analog zu den Mintermen

$i_{10}$	$i_2$	Minterm $m_i$	Maxterm $M_i$
0	000	$\bar{x}_2 \wedge \bar{x}_1 \wedge \bar{x}_0$	$x_2 \vee x_1 \vee x_0$
1	001	$\bar{x}_2 \wedge \bar{x}_1 \wedge x_0$	$x_2 \vee x_1 \vee \bar{x}_0$
2	010	$\bar{x}_2 \wedge x_1 \wedge \bar{x}_0$	$x_2 \vee \bar{x}_1 \vee x_0$
3	011	$\bar{x}_2 \wedge x_1 \wedge x_0$	$x_2 \vee \bar{x}_1 \vee \bar{x}_0$
4	100	$x_2 \wedge \bar{x}_1 \wedge \bar{x}_0$	$\bar{x}_2 \vee x_1 \vee x_0$
5	101	$x_2 \wedge \bar{x}_1 \wedge x_0$	$\bar{x}_2 \vee x_1 \vee \bar{x}_0$
6	110	$x_2 \wedge x_1 \wedge \bar{x}_0$	$\bar{x}_2 \vee \bar{x}_1 \vee x_0$
7	111	$x_2 \wedge x_1 \wedge x_0$	$\bar{x}_2 \vee \bar{x}_1 \vee \bar{x}_0$

## Konjunktive Normalform

**Def. 9.11:** Es sei eine Boolesche Funktion  $f(x_1, \dots, x_n): B^n \rightarrow B$  gegeben. Ein Boolescher Ausdruck heißt **Konjunktive Normalform (KNF)** der Funktion  $f$ , wenn er aus einer konjunktiven Verknüpfung von Maxtermen  $D_i$  besteht.

$$f(x_1, \dots, x_n) = D_0 \wedge D_1 \wedge \dots \wedge D_k \text{ mit } 0 \leq k \leq 2^n - 1$$

$$= \bigwedge_0^{2^n - 1} (\beta_i \vee D_i) \text{ mit } \beta_i \in \{0, 1\}$$

○  $\beta_i$  heißt **Maxtermkoeffizient**

⇒  $\beta_i = 0$ , wenn der Maxterm  $m_i$  zu  $f$  gehört,

⇒  $\beta_i = 1$ , sonst

○ **Beispiel**

$f(x_2, x_1, x_0) = (x_2 \vee x_1 \vee x_0) \wedge (x_2 \vee \bar{x}_1 \vee x_0) \wedge (\bar{x}_2 \vee x_1 \vee \bar{x}_0)$  ist eine KNF

## KNF-DNF Umwandlung

**Satz 9.4:** Für jede Boolesche Funktion  $f(x_1, \dots, x_n)$  gilt  $\alpha_i = \beta_i$ .

**Bew: (Skizze) 2 Fälle**

⇒ **Fall 1:**  $\alpha_i = 1$

⇒  $m_i$  gehört zur DNF der Funktion  $f$

⇒  $M_i$  gehört nicht zur KNF der Funktion  $f$

⇒  $\beta_i = 1$

⇒ **Fall 2:**  $\alpha_i = 0$

⇒  $m_i$  gehört nicht zur DNF der Funktion  $f$

⇒  $M_i$  gehört zur KNF der Funktion  $f$

⇒  $\beta_i = 0$

□

## Zusammenfassung der wichtigsten Begriffe

- **Literal:** Boolesche Variable
- **Produktterm:** UND-Verknüpfung von Literalen
- **Implikant:** Produktterm, der eine oder mehrere „1“-Stellen einer booleschen Funktion beschreibt (impliziert)
- **Implikat:** Disjunktion (ODER-Verknüpfung) von Literalen
- **Minterm:** Implikant, der genau eine „1“-Stelle einer booleschen Funktion beschreibt
- **Maxterm:** Implikat, der genau eine „0“-Stelle einer booleschen Funktion beschreibt
- **Normalform:** Darstellung einer Booleschen Funktion durch Minterme (DNF) oder Maxterme (KNF)

## 9.3 Der Shannonsche Entwicklungssatz

- DNF und KNF können durch einfache logische Umformungen in gewöhnliche disjunktive und konjunktive Formen gebracht werden
  - ⇒ DF und KF
- Zur Berechnung der Normalformen ist der shannonsche Entwicklungssatz hilfreich

**Satz 9.5:** Für jede Boolesche Funktion  $f(x_1, \dots, x_n)$  gilt

$$f(x_1, \dots, x_n) = (x_i \wedge f(x_1, \dots, x_{i-1}, 1, x_{i+1}, \dots, x_n)) \vee (\bar{x}_i \wedge f(x_1, \dots, x_{i-1}, 0, x_{i+1}, \dots, x_n))$$

- **Beispiel:**

$$f(x_2, x_1, x_0) = x_2 \bar{x}_1 x_0 \vee \bar{x}_1 \bar{x}_0 \vee x_2 x_1$$

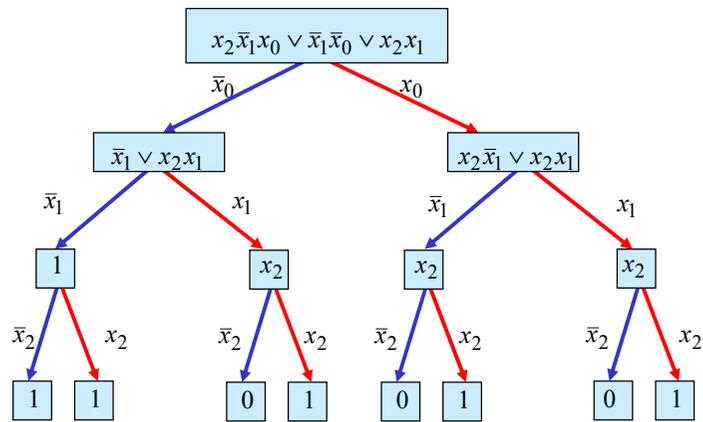
$$= x_0 (x_2 \bar{x}_1 \vee x_2 x_1) \vee \bar{x}_0 (\bar{x}_1 \vee x_2 x_1)$$

$$= x_2 \bar{x}_1 x_0 \vee x_2 x_1 x_0 \vee \bar{x}_1 \bar{x}_0 \vee x_2 x_1 \bar{x}_0$$

$$= x_2 (\bar{x}_1 x_0 \vee x_1 x_0 \vee \bar{x}_1 \bar{x}_0 \vee x_1 \bar{x}_0) \vee \bar{x}_2 (\bar{x}_1 \bar{x}_0)$$

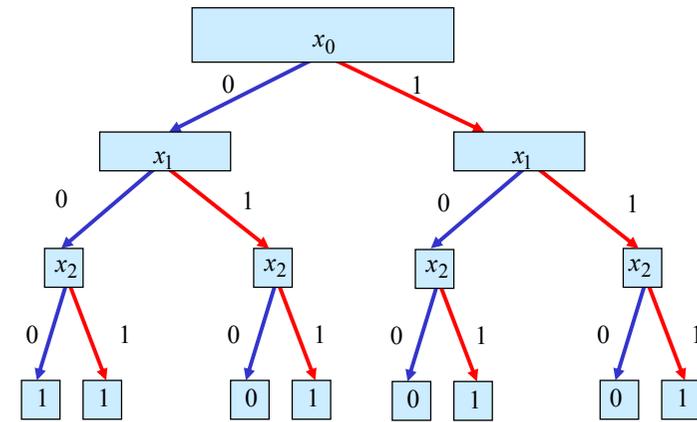
$$= x_2 x_1 x_0 \vee x_2 \bar{x}_1 x_0 \vee x_2 x_1 \bar{x}_0 \vee x_2 \bar{x}_1 \bar{x}_0 \vee \bar{x}_2 \bar{x}_1 \bar{x}_0$$

## Baumdarstellung



## Binary Decision Diagram (BDD)

○ Andere Interpretation der Shannon-Entwicklung

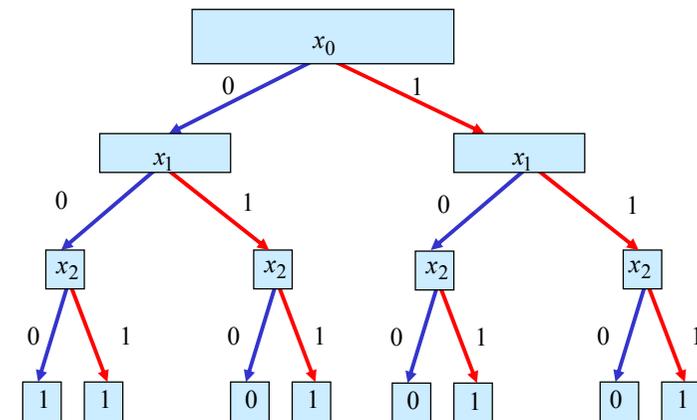


## Reduzierte Baumdarstellungen

- Da die Variablen in allen Pfaden in der gleichen Reihenfolge auftauchen, spricht man auch von einem ordered BDD (OBDD)
- Ein BDD benötigt  $2^n$  Knoten bei  $n$  Variablen
  - ⇒ Für viele Anwendung ist die Speicherung aller Knoten nicht notwendig
  - ⇒ Knoten, deren Nachfolger gleich sind, können eliminiert werden (Regel 1)
  - ⇒ Teile des Baumes, die genau so noch einmal vorkommen, können gemeinsam genutzt werden (Regel 2)
- Es entsteht ein bezüglich einer Ordnung der Variablen eindeutiger reduzierter Baum

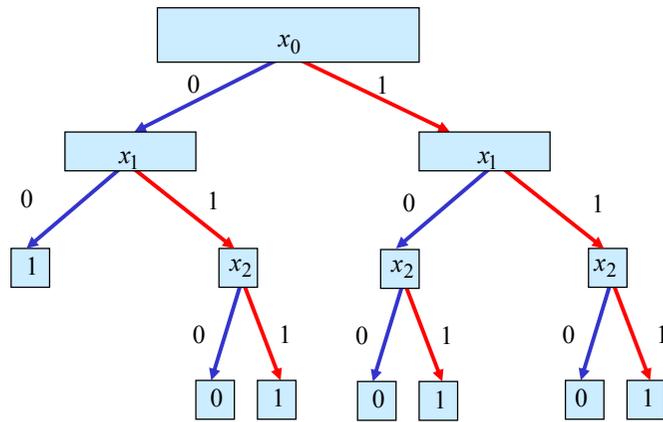
## Reduced Ordered BDD (ROBDD)

Ausgangsgraph



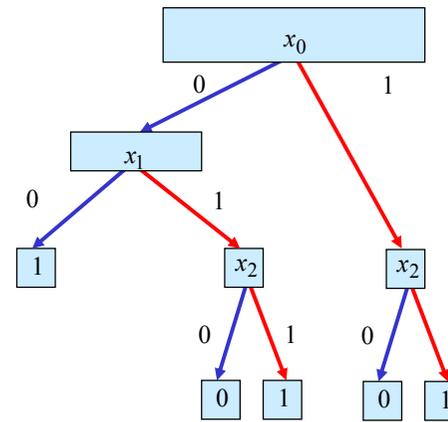
## Reduced Ordered BDD (ROBDD)

### Regel 1



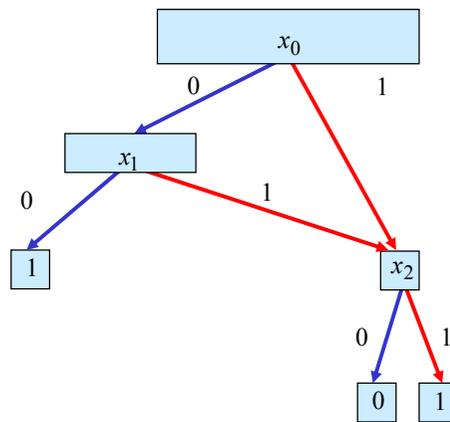
## Reduced Ordered BDD (ROBDD)

### Regel 1



## Reduced Ordered BDD (ROBDD)

### Regel 2



## DNF/KNF-Konversion

- Statt der Min- und Maxterme kann man auch deren Indizes angeben
  - ⇒  $f = \text{MINt}(0,3,4,7)$
  - ⇒  $f = \text{MAXt}(1,2,5,6)$
- Für die Umwandlung der DNF einer Funktion  $f$  in die entsprechende KNF folgt direkt aus Satz 9.4:
  - ⇒ Die Indizes der Minterme, die nicht in der Funktionsdarstellung der DNF der Funktion verwendet werden, sind Indizes der Maxterme der KNF der Funktion

## DNF/KNF-Konversion

$i_{10}$	$x_2 x_1 x_0$	Minterme	Maxterme
0	000	$\bar{x}_2 \wedge \bar{x}_1 \wedge \bar{x}_0$	
1	001		$x_2 \vee x_1 \vee \bar{x}_0$
2	010		$x_2 \vee \bar{x}_1 \vee x_0$
3	011	$\bar{x}_2 \wedge x_1 \wedge x_0$	
4	100	$x_2 \wedge \bar{x}_1 \wedge \bar{x}_0$	
5	101		$\bar{x}_2 \vee x_1 \vee \bar{x}_0$
6	110		$\bar{x}_2 \vee \bar{x}_1 \vee x_0$
7	111	$x_2 \wedge x_1 \wedge x_0$	

$$\text{DNF: } f(x_2, x_1, x_0) = \bar{x}_2 \bar{x}_1 \bar{x}_0 \vee \bar{x}_2 x_1 x_0 \vee x_2 \bar{x}_1 \bar{x}_0 \vee x_2 x_1 x_0$$

$$\text{KNF: } f(x_2, x_1, x_0) = (x_2 \vee x_1 \vee \bar{x}_0) \wedge (x_2 \vee \bar{x}_1 \vee x_0) \wedge (\bar{x}_2 \vee x_1 \vee \bar{x}_0) \wedge (\bar{x}_2 \vee \bar{x}_1 \vee x_0)$$

## NAND-NOR-Konversion

- Sowohl NAND- als auch NOR-System sind vollständige Operatorensysteme
  - ⇒ alle Booleschen Funktionen lassen sich mit diesen Operatoren darstellen
  - ⇒ da sowohl NAND- als auch NOR-Gatter besonders einfach realisiert werden, haben diese Darstellungen eine besondere Bedeutung im Schaltkreisentwurf
- NAND-Konversion aus der DNF:

$$\begin{aligned} f(x_2, x_1, x_0) &= x_2 x_1 \bar{x}_0 \vee x_2 \bar{x}_1 x_0 \vee \bar{x}_2 x_1 x_0 \vee \bar{x}_2 \bar{x}_1 \bar{x}_0 \\ &= \overline{x_2 x_1 \bar{x}_0 \vee x_2 \bar{x}_1 x_0 \vee \bar{x}_2 x_1 x_0 \vee \bar{x}_2 \bar{x}_1 \bar{x}_0} \\ &= \overline{x_2 x_1 \bar{x}_0 \wedge x_2 \bar{x}_1 x_0 \wedge \bar{x}_2 x_1 x_0 \wedge \bar{x}_2 \bar{x}_1 \bar{x}_0} \\ &= \text{NAND}_4(\text{NAND}_3(x_2 x_1 \bar{x}_0), \text{NAND}_3(x_2 \bar{x}_1 x_0), \\ &\quad \text{NAND}_3(\bar{x}_2 x_1 x_0), \text{NAND}_3(\bar{x}_2 \bar{x}_1 \bar{x}_0)) \end{aligned}$$

## NAND-NOR-Konversion

- NOR-Konversion aus der KNF:

$$\begin{aligned} f(x_2, x_1, x_0) &= x_2 x_1 \bar{x}_0 \vee x_2 \bar{x}_1 x_0 \vee \bar{x}_2 x_1 x_0 \vee \bar{x}_2 \bar{x}_1 \bar{x}_0 && \text{(DNF)} \\ &= (x_2 \vee x_1 \vee x_0)(x_2 \vee \bar{x}_1 \vee \bar{x}_0)(\bar{x}_2 \vee x_1 \vee \bar{x}_0)(\bar{x}_2 \vee \bar{x}_1 \vee x_0) && \text{(KNF)} \\ &= \overline{(x_2 \vee x_1 \vee x_0)(x_2 \vee \bar{x}_1 \vee \bar{x}_0)(\bar{x}_2 \vee x_1 \vee \bar{x}_0)(\bar{x}_2 \vee \bar{x}_1 \vee x_0)} \\ &= \overline{(x_2 \vee x_1 \vee x_0) \vee (x_2 \vee \bar{x}_1 \vee \bar{x}_0) \vee (\bar{x}_2 \vee x_1 \vee \bar{x}_0) \vee (\bar{x}_2 \vee \bar{x}_1 \vee x_0)} \\ &= \text{NOR}_4(\text{NOR}_3(x_2, x_1, x_0), \text{NOR}_3(x_2, \bar{x}_1, \bar{x}_0), \\ &\quad \text{NOR}_3(\bar{x}_2, x_1, \bar{x}_0), \text{NOR}_3(\bar{x}_2, \bar{x}_1, x_0)) \end{aligned}$$

## 9.4 Minimalformen

- Boolesche Ausdrücke für eine Boolesche Funktion  $f$  in einer kürzestmöglichen Darstellung
  - ⇒ technische Realisierung mit möglichst geringen Kosten
- Disjunktive und konjunktive Minimalformen
  - ⇒ Disjunktion von Implikanten (DMF)
  - ⇒ Konjunktion von Implikaten (KMF)
- Die DMF und KMF sind nicht eindeutig

$$f(x_1, x_0) = \bar{x}_1 x_0 \vee x_1 \bar{x}_0$$

DMF

$$g(x_1, x_0) = \bar{x}_1 x_0 \vee x_1 x_0$$

keine DMF

$$= x_0$$

DMF

$$h(x_2, x_1, x_0) = (x_1 \vee \bar{x}_0) \wedge (x_2 \vee x_0)$$

KMF

$$k(x_2, x_1, x_0) = \bar{x}_0 \wedge (x_2 \vee \bar{x}_0) \wedge (x_2 \vee x_1)$$

keine KMF

$$= \bar{x}_0 \wedge (x_2 \vee x_1)$$

KMF

## Minimalformen

- **Das Finden einer Minimalform ist nicht trivial**
  - ⇒ besonders bei Funktionen mit vielen Variablen
  - ⇒ oft nur suboptimale Lösungen
  - ⇒ Einsatz von Heuristiken
- **Allgemeines zweistufiges Vorgehen:**
  - ⇒ Finden einer Menge von Implikanten bzw. Implikate mit einer möglichst geringen Anzahl von Literalen
  - ⇒ Auswahl aus dieser Menge, so dass deren Disjunktion bzw. Konjunktion die gesuchte Funktion erhält

## Ökonomische Kriterien für den Entwurf von Schaltnetzen

- **Geringe Kosten für den Entwurf (Entwurfsaufwand)**
  - ⇒ Lohnkosten
  - ⇒ Rechnerbenutzung, Softwarelizenzen
- **Geringe Kosten für die Realisierung (Realisierungsaufwand)**
  - ⇒ Bauelemente, Gehäuseformen
  - ⇒ Kühlung
- **Geringe Kosten für die Inbetriebnahme**
  - ⇒ Kosten für den Test
  - ⇒ Fertigstellung programmierbarer Bauelemente
- **Geringe Kosten für den Betrieb**
  - ⇒ Wartung
  - ⇒ Energie

## Entwurfsziele

- **Manche Kriterien stehen im Widerspruch**
  - ⇒ zuverlässigere Schaltungen erfordern einen höheren Realisierungsaufwand
  - ⇒ Verringerung des Realisierungsaufwand erfordert eine Erhöhung der Entwurfskosten
- **Ziel des Entwurfs ist das Finden des günstigsten Kompromisses**
  - ⇒ Korrektheit der Realisierung
  - ⇒ Einhaltung der technologischen Grenzen
  - ⇒ ökonomischen Kriterien

## Minimierungsverfahren

- **Finden von Minimalformen Boolescher Funktionen**
  - ⇒ ohne Betrachtung der Zieltechnologie
  - ⇒ mit Betrachtung der Zieltechnologie
- **Drei Minimierungsansätze**
  - ⇒ algebraische Verfahren
  - ⇒ graphische Verfahren
  - ⇒ tabellarische Verfahren
- **Man unterscheidet**
  - ⇒ exakte Minimierungsverfahren (z.B. Quine McCluskey), deren Ergebnis das absolute Minimum einer Schaltungsdarstellung ist
  - ⇒ heuristische Minimierungsverfahren auf der Basis von iterativen Minimierungsschritten

## Entwurfsziele

- Manche Kriterien stehen im Widerspruch
  - ⇒ zuverlässigere Schaltungen erfordern einen höheren Realisierungsaufwand
  - ⇒ Verringerung des Realisierungsaufwand erfordert eine Erhöhung der Entwurfskosten
- Ziel des Entwurfs ist das Finden des günstigsten Kompromisses aus
  - ⇒ Korrektheit der Realisierung
  - ⇒ Einhaltung der technologischen Grenzen
  - ⇒ ökonomische Kriterien

☞ Wir betrachten in dieser Vorlesung nur die Minimierung des Realisierungsaufwands

## 10 Minimierungsverfahren

- Finden von Minimalformen Boolescher Funktionen
  - ⇒ ohne Betrachtung der Zieltechnologie
  - ⇒ mit Betrachtung der Zieltechnologie
- Drei Minimierungsansätze
  - ⇒ algebraische Verfahren
  - ⇒ graphische Verfahren
  - ⇒ tabellarische Verfahren
- Man unterscheidet
  - ⇒ exakte Minimierungsverfahren (z.B. Quine McCluskey), deren Ergebnis das absolute Minimum einer Schaltungsdarstellung ist
  - ⇒ heuristische Minimierungsverfahren auf der Basis von iterativen Minimierungsschritten

## Darstellung Boolescher Funktionen durch Funktionstabellen

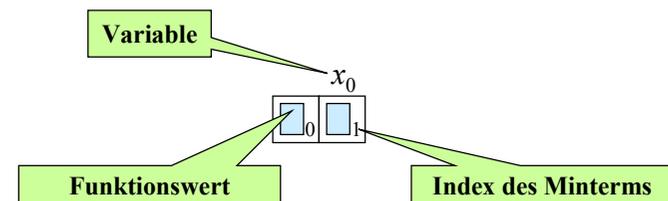
- Darstellung des Verhaltens einer Booleschen Funktion mit Hilfe einer vollständigen Funktionstabelle
  - ⇒ Jeder Belegung der Booleschen Variablen wird ein Funktionswert zugeordnet
  - ⇒  $f(x_2, x_1, x_0) \rightarrow y$ , mit  $x_p, y \in \{0,1\}$

Index	$x_2$	$x_1$	$x_0$	$y$
0	0	0	0	0
1	0	0	1	0
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	1
7	1	1	1	1

$$f(x_2, x_1, x_0) = x_1 \bar{x}_0 \vee x_2 x_1 \vee x_2 \bar{x}_1 \bar{x}_0$$

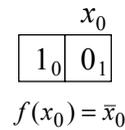
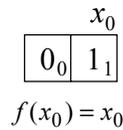
## 10.1 KV-Diagramme

- Nach Karnaugh und Veitch
- Möglichkeit, Boolesche Funktionen übersichtlich darzustellen
  - ⇒ bis 6 Variablen praktisch einsetzbar
- Ausgangspunkt ist ein Rechteck mit 2 Feldern



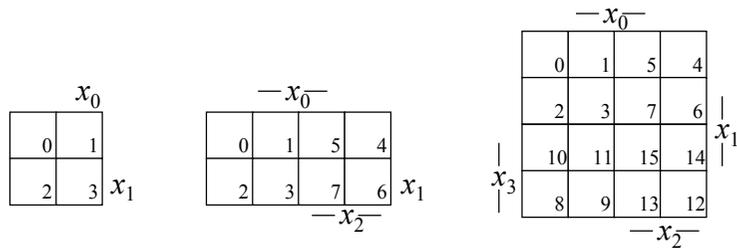
## KV-Diagramme

○ Beispiele



○ Erweiterung durch Spiegelung

⇒ für jede zusätzliche Variable verdoppelt sich die Zahl der Felder



## Eigenschaften von KV-Diagrammen

○ Jedes Feld ist ein Funktionswert

⇒ Ein Minterm der Funktion

⇒ Eindeutige Variablenzuordnung

○ Oft werden  $x_1$  und  $x_2$  vertauscht

⇒ Lediglich eine andere Numerierung der Felder

⇒ Kein Einfluss auf das Minimierungsverfahren

○ Aufstellen der KV-Diagramme über die Funktionstabelle:

Index	$x_2$	$x_1$	$x_0$	$y$
0	0	0	0	0
1	0	0	1	0
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	1
7	1	1	1	1

$f(x_2, x_1, x_0) = x_1 \bar{x}_0 \vee x_2 x_1 \vee x_2 \bar{x}_1 \bar{x}_0$

$$\begin{array}{|c|c|c|c|} \hline & \bar{x}_0 & & \\ \hline 0_0 & 0_1 & 0_5 & 1_4 \\ \hline 1_2 & 0_3 & 1_7 & 1_6 \\ \hline & \bar{x}_2 & & \\ \hline \end{array}$$

$x_1$

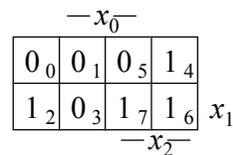
## KV-Diagramme über die KNF

○ Argumentation über die Nullstellen der Funktion

⇒ Jede Nullstelle entspricht einem Maxterm

○ Beispiel

$$f(x_2, x_1, x_0) = x_1 \bar{x}_0 \vee x_2 x_1 \vee x_2 \bar{x}_1 \bar{x}_0$$

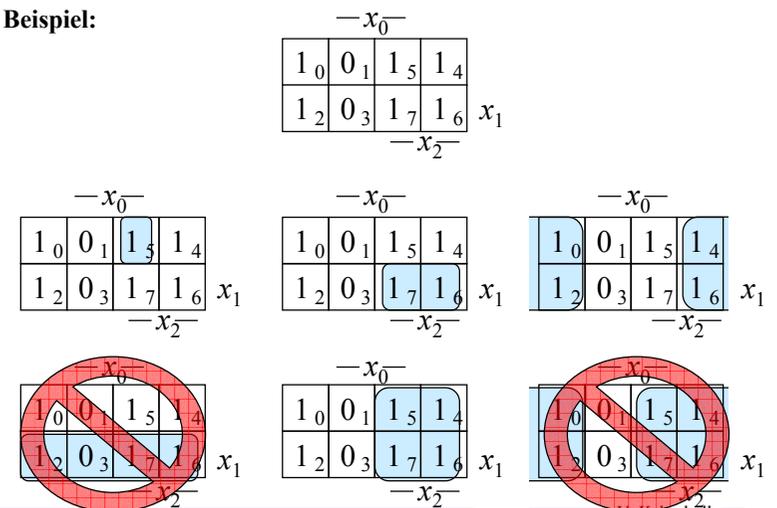


$$f(x_2, x_1, x_0) = (x_2 \vee x_1 \vee x_0) \wedge (x_2 \vee x_1 \vee \bar{x}_0) \wedge (x_2 \vee \bar{x}_1 \vee \bar{x}_0) \wedge (\bar{x}_2 \vee x_1 \vee \bar{x}_0)$$

## Minimalformen aus KV-Diagrammen

○ Zusammenfassen von Mintermen zu Implikanten

○ Beispiel:



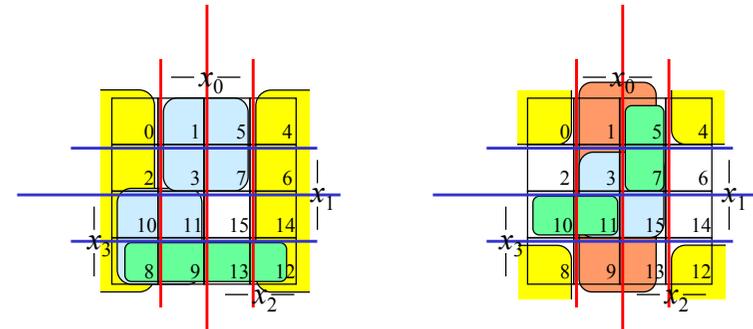
## Implikant k-ter Ordnung

**Def. 10.1:** Es sei eine Boolesche Funktion  $f(x_0, \dots, x_{n-1}): B^n \rightarrow B$  gegeben. Ein **Implikant k-ter Ordnung** umfaßt  $2^k$  Felder eines KV-Diagramms.

- Man erhält
  - ⇒ Implikanten 0-ter Ordnung      Minterme
  - ⇒ Implikanten 1-ter Ordnung      Zusammenfassung zweier Minterme
  - ⇒ Implikanten 2-ter Ordnung      Zusammenfassung zweier Implikanten 1-ter Ordnung
  - ⇒ usw.

## Finden möglicher Zusammenfassungen

- Finden von 1-Blöcken, die symmetrisch zu denjenigen Achsen, an denen eine Variable von 0 auf 1 wechselt
- Jede Funktion läßt sich als disjunktive Verknüpfung solcher Implikanten darstellen
- Beispiele

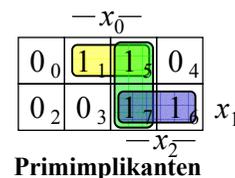
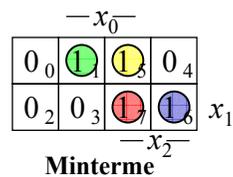


## Primimplikant

**Def. 10.2:** Es sei eine Boolesche Funktion  $f(x_0, \dots, x_{n-1}): B^n \rightarrow B$  gegeben. Ein Implikant  $p$  heißt **Primimplikant**, wenn es keinen Implikanten  $q$  gibt, der  $p$  impliziert.

- Ein Primimplikant  $p$  ist von größtmöglicher Ordnung
  - ⇒ Primimplikanten sind einfach aus einem KV-Diagramm herauszulesen
  - ⇒ man sucht die größtmöglichen Implikanten

$$f(x_2, x_1, x_0) = x_2 x_1 \bar{x}_0 \vee x_2 x_0 \vee \bar{x}_2 \bar{x}_1 x_0$$



## Überdeckung

**Satz 10.1:** Zu jeder Booleschen Funktion  $f$  gibt es eine minimale Überdeckung aus Primimplikanten

Bew. (Skizze):

- Angenommen wir haben eine minimale Überdeckung der Funktion, die einen Implikanten  $k$  besitzt, der kein Primimplikant ist.
  - ⇒ Dieser Implikant  $k$  kann durch einen Primimplikant  $p$  ersetzt werden, der  $k$  enthält
  - ⇒ Das Ergebnis ist eine Überdeckung der Funktion  $f$  aus Primimplikanten mit der gleichen Anzahl von Termen
  - ⇒ Die Überdeckung ist minimal
- Einschränkung des Suchraums
  - ⇒ man braucht nur die Primimplikanten für die Minimierung betrachten

## Kernprimimplikant

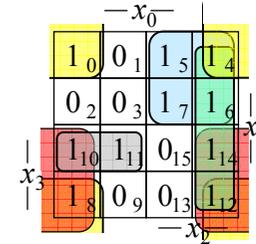
**Def. 10.3:** Es sei eine Boolesche Funktion  $f(x_0, \dots, x_{n-1}): B^n \rightarrow B$  gegeben. Ein Implikant  $p$  heißt **Kernprimimplikant**, wenn er einen Minterm überdeckt, der von keinem anderen Primimplikant überdeckt wird.

- Man nennt solche Primimplikanten auch **essentielle Primimplikanten**
  - ⇒ Ein Kernprimimplikant muss auf jeden Fall in der disjunktiven Minimalform vorkommen
- Ziel der Minimierung:
  - ⇒ Überdecken der Funktion durch Kernprimimplikanten und möglichst wenigen zusätzlichen Primimplikanten
- Zwei Schritte
  1. Finde alle Primimplikanten
  2. Suche eine Überdeckung der Funktion mit möglichst wenigen Primimplikanten

## Beispiel

$$\begin{aligned}
 f(x_3, x_2, x_1, x_0) &= \bar{x}_3 \bar{x}_2 \bar{x}_1 \bar{x}_0 \vee \bar{x}_3 x_2 \bar{x}_1 \bar{x}_0 \vee \bar{x}_3 x_2 \bar{x}_1 x_0 \vee \\
 &\quad \bar{x}_3 x_2 x_1 \bar{x}_0 \vee \bar{x}_3 x_2 x_1 x_0 \vee x_3 \bar{x}_2 \bar{x}_1 \bar{x}_0 \vee \\
 &\quad x_3 \bar{x}_2 x_1 \bar{x}_0 \vee x_3 \bar{x}_2 x_1 x_0 \vee x_3 x_2 \bar{x}_1 \bar{x}_0 \vee x_3 x_2 x_1 \bar{x}_0 \\
 &= \text{MINI}(0, 4, 5, 6, 7, 8, 10, 11, 12, 14)
 \end{aligned}$$

**DNF**

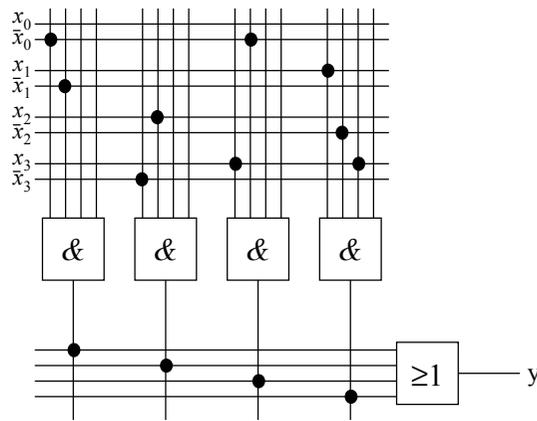


- $e \bar{x}_1 \bar{x}_0$  (0,4,8,12)
- $e \bar{x}_3 x_2$  (4,5,6,7)
- $e x_2 \bar{x}_0$  (4,6,12,14)
- $e x_3 \bar{x}_0$  (8,10,12,14)
- $e x_3 \bar{x}_2 x_1$  (10,11)

$$\begin{aligned}
 f(x_3, x_2, x_1, x_0) &= \bar{x}_1 \bar{x}_0 \vee \bar{x}_3 x_2 \vee x_3 \bar{x}_0 \vee x_3 \bar{x}_2 x_1 \\
 &= \bar{x}_1 \bar{x}_0 \vee \bar{x}_3 x_2 \vee x_2 \bar{x}_0 \vee x_3 \bar{x}_2 x_1
 \end{aligned}$$

**DMF**

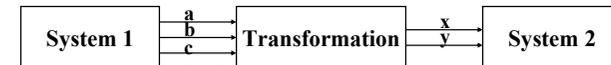
## Realisierung als „Programmable Logic Array (PLA)“



$$f(x_3, x_2, x_1, x_0) = \bar{x}_1 \bar{x}_0 \vee \bar{x}_3 x_2 \vee x_3 \bar{x}_0 \vee x_3 \bar{x}_2 x_1$$

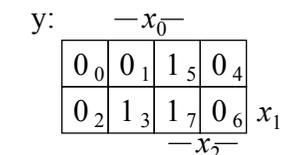
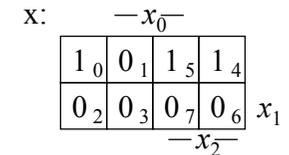
## 10.2 Bündelminimierung

- Funktionen mit mehreren Ausgängen werden gemeinsam minimiert
- gemeinsame Implikanten sollten mehrfach genutzt werden
- Beispiel: Transformation eines Codes



- Transformationstabelle

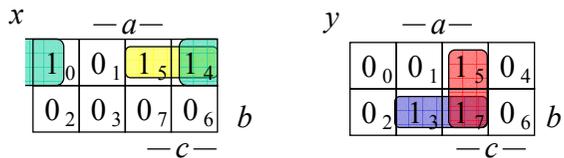
System1			System2	
c	b	a	x	y
0	0	0	1	0
0	0	1	0	0
0	1	1	0	1
0	1	0	0	0
1	0	0	1	0
1	0	1	1	1
1	1	0	0	0
1	1	1	0	1



## Bündelminimierung

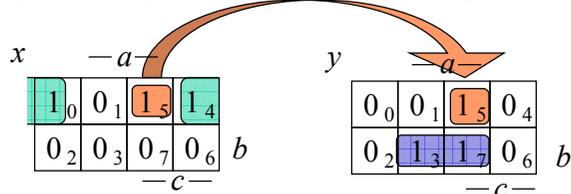
### Getrennte Minimierung

⇒ insgesamt 4 Implikanten für die Realisierung

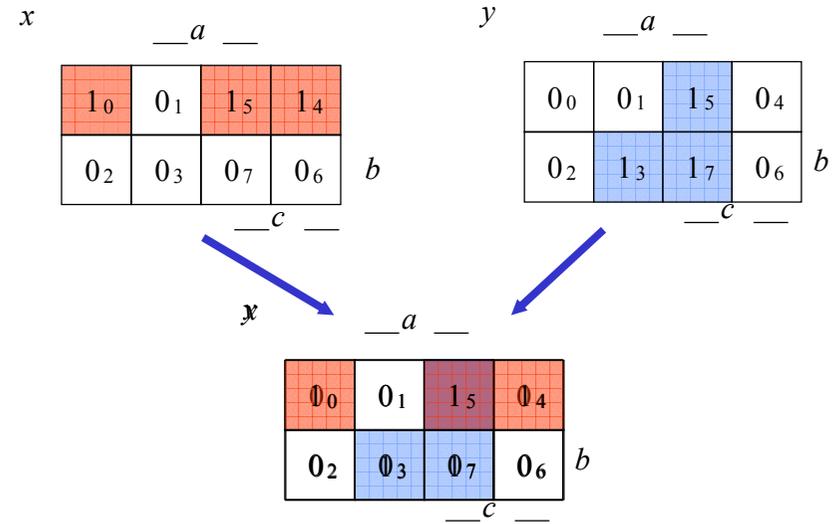


### Bündelminimierung

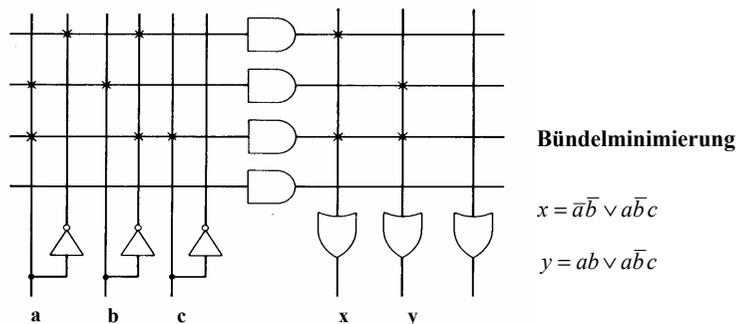
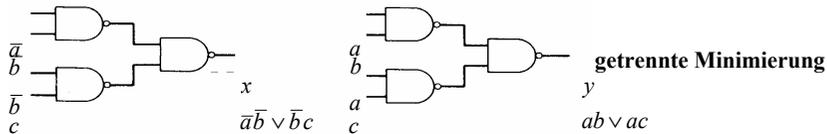
⇒ insgesamt 3 Implikanten für die Realisierung



## Bündelminimierung



## Bündelminimierung

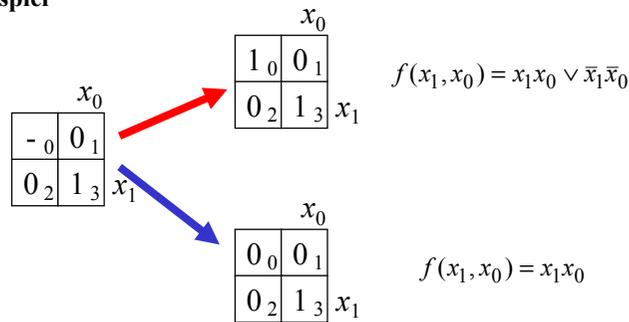


## 10.3 Unvollständig definierte Funktionen

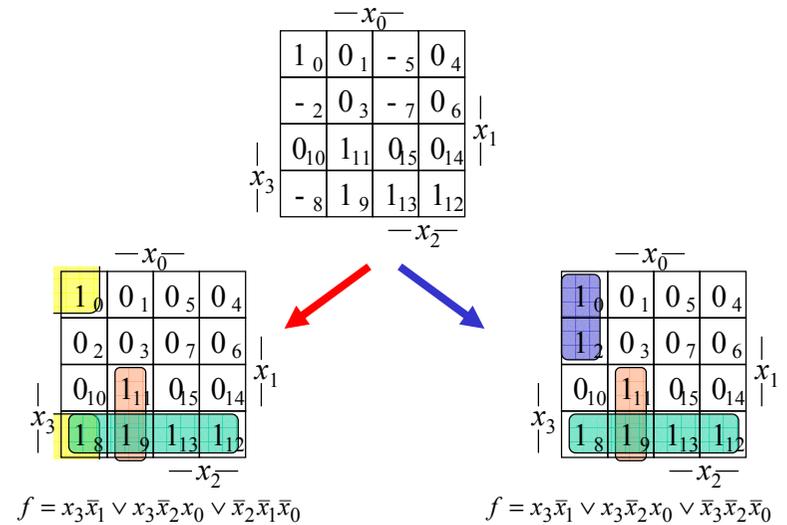
- Bisher war für alle Belegungen der Eingänge ein Funktionswert festgelegt
  - ⇒ in praktischen Fällen kommt es sehr häufig vor, dass die Funktionswerte für bestimmte Eingangsbelegungen frei wählbar sind
  - ⇒ diese Funktionswerte sind frei verfügbar
- Solche Funktionen heißen unvollständig oder partiell definierte Funktionen
  - ⇒ die nicht verwendeten Eingangsbelegungen heißen auch Don't-care-Belegungen
  - ⇒ in KV-Diagrammen werden diese Felder mit einem „-“ gekennzeichnet
- wichtiges Potential für die Minimierung!
  - ⇒ um eine DMF zu erhalten, müssen diese mit „0“ oder „1“ belegt werden

## Minimierung unvollständiger Boolescher Funktionen

### Beispiel



## Minimierung unvollständiger Boolescher Funktionen



## 10.4 Das Verfahren nach Quine-McCluskey

- KV-Diagramme mit mehr als 6 Variablen werden sehr groß und unübersichtlich
  - ⇒ dieses Problem wurde zuerst von Quine und McCluskey erkannt und gelöst
  - ⇒ das Verfahren nach Quine-McCluskey ist ein tabellarisches Verfahren
  - ⇒ es führt auf eine DMF (disjunktive minimale Form)
- Ausgangspunkt ist die Funktionstabelle der Funktion
  - ⇒ nur die Minterme werden berücksichtigt
- Der Suchraum wird eingeschränkt, weil der Satz 1.1 gilt:
  - ⇒ zu jeder Booleschen Funktion  $f$  gibt es eine minimale Überdeckung aus Primimplikanten
- Verfahren nach Quine McCluskey in 2 Schritten:
  1. Schritt: berechne alle Primimplikanten
  2. Schritt: suche eine minimale Überdeckung aller Minterme

## Beispiel: Die vollständige Funktionstabelle

Nr.	e	d	c	b	a	y	Nr.	e	d	c	b	a	y
0	0	0	0	0	0	0	16	1	0	0	0	0	0
1	0	0	0	0	1	0	17	1	0	0	0	1	0
2	0	0	0	1	0	1	18	1	0	0	1	0	1
3	0	0	0	1	1	0	19	1	0	0	1	1	0
4	0	0	1	0	0	1	20	1	0	1	0	0	0
5	0	0	1	0	1	1	21	1	0	1	0	1	0
6	0	0	1	1	0	1	22	1	0	1	1	0	1
7	0	0	1	1	1	0	23	1	0	1	1	1	0
8	0	1	0	0	0	0	24	1	1	0	0	0	0
9	0	1	0	0	1	0	25	1	1	0	0	1	0
10	0	1	0	1	0	1	26	1	1	0	1	0	1
11	0	1	0	1	1	0	27	1	1	0	1	1	0
12	0	1	1	0	0	1	28	1	1	1	0	0	0
13	0	1	1	0	1	1	29	1	1	1	0	1	0
14	0	1	1	1	0	1	30	1	1	1	1	0	1
15	0	1	1	1	1	0	31	1	1	1	1	1	0

## 1. Schritt: Berechnung aller Primimplikanten

- Schreibweise
  - ⇒ 1 steht für eine nicht negierte Variable
  - ⇒ 0 steht für eine negierte Variable
  - ⇒ - steht für eine nicht auftretende Variable
- Man betrachtet nur die Minterme
  - ⇒ 1-Stellen der Funktion
- Die Minterme werden geordnet
  - ⇒ Gruppen mit der gleichen Anzahl von Einsen
  - ⇒ innerhalb der Gruppen: aufsteigende Reihenfolge
  - ⇒ man erhält die 1. Quinesche Tabelle, 0. Ordnung
- Minterme benachbarter Gruppen die sich nur in 1 Variable unterscheiden werden gesucht
  - ⇒ diese können durch Streichen der Variable zusammengefaßt werden
  - ⇒ man erhält die 1. Quineschen Tabellen höherer Ordnung

## Beispiel: 1. Quinesche Tabelle

Nr.	e	d	c	b	a	Nr.	e	d	c	b	a	Nr.	e	d	c	b	a
2	0	0	0	1	0	2,6	0	0	-	1	0	2,6,10,14	0	-	-	1	0
4	0	0	1	0	0	2,10	0	-	0	1	0	2,6,18,22	-	0	-	1	0
5	0	0	1	0	1	2,18	-	0	0	1	0	2,10,18,26	-	-	0	1	0
6	0	0	1	1	0	4,5	0	0	1	0	-	4,5,12,13	0	-	1	0	-
10	0	1	0	1	0	4,6	0	0	1	-	0	4,6,12,14	0	-	1	-	0
12	0	1	1	0	0	4,12	0	-	1	0	0	6,14,22,30	-	-	1	1	0
18	1	0	0	1	0	5,13	0	-	1	0	1	10,14,26,30	-	1	-	1	0
13	0	1	1	0	1	6,14	0	-	1	1	0	18,22,26,30	1	-	-	1	0
14	0	1	1	1	0	6,22	-	0	1	1	0						
22	1	0	1	1	0	10,14	0	1	-	1	0						
26	1	1	0	1	0	10,26	-	1	0	1	0						
30	1	1	1	1	0	12,13	0	1	1	0	-						

0. Ordnung

Nr.	e	d	c	b	a
2,6,10,14	0	-	-	1	0
18,22,26,30	-	-	-	1	0
14,30	-	1	1	1	0
22,30	1	-	1	1	0
26,30	1	1	-	1	0

1. Ordnung

Nr.	e	d	c	b	a
2,6,10,14	0	-	-	1	0
18,22,26,30	-	-	-	1	0

3. Ordnung

## 2. Schritt: Suche einer minimalen Überdeckung

- Aufstellen der 2. Quineschen Tabelle
  - ⇒ alle Primimplikanten werden zusammen mit der Nummer des Minterms aus dem sie hervorgegangen sind in eine Überdeckungstabelle eingetragen
- Kosten für einen Primimplikanten:
  - ⇒ Anzahl der UND-Eingänge (Anzahl der Variablen des Terms)

Primimplikant	2	4	5	6	10	12	13	14	18	22	26	30	Kosten
A		X	X			X	X						3
B		X		X	X			X					3
C	X			X	X			X	X	X	X	X	2

- Aufgabe: Finden einer Überdeckung aller Minterme mit minimalen Kosten

## Systematische Lösung des Überdeckungsproblems

- Aufstellung einer Überdeckungsfunktion  $\ddot{u}_f$ 
  - ⇒  $w_A, w_B$  und  $w_C$  sind Variablen, die kennzeichnen, ob ein entsprechender Primimplikant in der vereinfachten Darstellung aufgenommen wird, oder nicht
  - ⇒ Konjunktive Form über alle den jeweiligen Minterm überdeckenden Primimplikanten

Primimplikant	2	4	5	6	10	12	13	14	18	22	26	30
A		X	X			X	X					
B		X		X	X			X				
C	X			X	X			X	X	X	X	X

$$\begin{aligned}
 \ddot{u}_f &= w_C(w_A \vee w_B)w_A(w_B \vee w_C)w_C(w_A \vee w_B)w_A(w_B \vee w_C)w_Cw_Cw_C \\
 &= w_C(w_A \vee w_B)w_A(w_B \vee w_C) \\
 &= (w_Cw_A \vee w_Cw_B)(w_Aw_B \vee w_Aw_C) \\
 &= w_Cw_Bw_A \vee w_Aw_C \\
 & (= w_Aw_C)
 \end{aligned}$$

## Systematische Lösung des Überdeckungsproblems

○ Ergebnis nach der Vereinfachung:  $\bar{u}_f = w_C w_B w_A \vee w_A w_C$

○ Damit  $f$  ganz überdeckt ist, muss  $\bar{u}_f$  eine Tautologie sein

⇒ man sucht einen konjunktiven Term mit minimalen Kosten

$$w_C w_B w_A \text{ Kosten : } 3+3+2=8$$

$$w_A w_C \text{ Kosten : } 3+2=5$$

○ Als Endergebnis der Minimierung für die Funktion  $f$  erhält man

$$f(e, d, c, b, a) = \bar{e}c\bar{b} \vee b\bar{a}$$

## Vereinfachung des Überdeckungsproblems

○ Die Primimplikantentabelle kann reduziert werden, indem essentielle Primterme (Kernprimimplikanten) und die von ihnen überdeckten Minterme gestrichen werden

⇒ tragen mit einem einzigen „X“ zu einer Spalte bei

⇒ müssen auf jeden Fall in der Überdeckung enthalten sein

○ In diesem Beispiel sind dies die beiden Primimplikanten A und C

Primimplikant	2	4	5	6	10	12	13	14	18	22	26	30	Kosten
A		X	X			X	X						3
B		X		X		X		X					3
C	X			X	X			X	X	X	X	X	2

⇒ A: 5, 13

⇒ C: 2, 10, 18, 22, 26, 30

⇒ B ist vollständig überdeckt und kann ebenfalls gestrichen werden

## Aufwandsbetrachtungen

○ Alle Verfahren benötigen 2 Schritte

⇒ 1. Erzeugen aller Primimplikanten (Primimplikate)

⇒ 2. Auswahl der Primimplikanten (Primimplikate), welche die Minterme (Maxterme) mit minimalen Kosten überdecken

○ Die Anzahl der Primimplikanten (Primimplikaten) kann exponentiell steigen

⇒ Es gibt Funktionen mit  $\frac{3^n}{n}$  Primimplikanten

○ Das Überdeckungsproblem ist NP-Vollständig

⇒ es besteht wenig Hoffnung einen Algorithmus zu finden, der dieses Problem polynomial mit der Zahl der Eingabevariablen löst

## Heuristische Verfahren

○ Heuristische Minimierungsverfahren werden eingesetzt,

⇒ wenn die zweistufige Darstellung optimiert werden muss, aber

⇒ nur begrenzte Rechenzeit und Speicherplatz zur Verfügung steht

○ Die meisten heuristischen Minimierungsansätze basieren auf einer schrittweisen Verbesserung der Schaltung

○ Unterschiede zu exakten Verfahren:

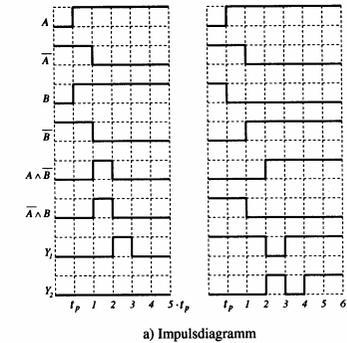
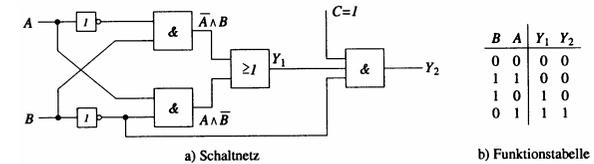
⇒ man wendet eine Menge von Transformationen direkt auf die Überdeckung des *ON-Sets* an

⇒ man definiert die Optimierung als beendet, wenn diese Transformationen keine Verbesserungen mehr bringen

## 12 Laufzeiteffekte in Schaltnetzen

- Bisher wurden Schaltnetze mit idealen Verknüpfungsgliedern betrachtet
  - ⇒ die Verknüpfungsgliedern besaßen keine Signallaufzeit
- Bei realen Verknüpfungsgliedern dürfen Signallaufzeiten nicht vernachlässigt werden
  - ⇒ Schaltvariablen können Werte annehmen, die theoretisch oder bei idealen Verknüpfungsgliedern nie auftreten könnten
- Solche Störimpulse nennt man Hazards
  - ⇒ sie treten als Antwort auf die Änderung der Werte der Eingangsvariablen auf

## Entstehung von Hazards



## Statische Hazards

- Statische Hazards sind Störimpulse aus einer Verknüpfung, die theoretisch konstant Null oder Eins liefern müsste

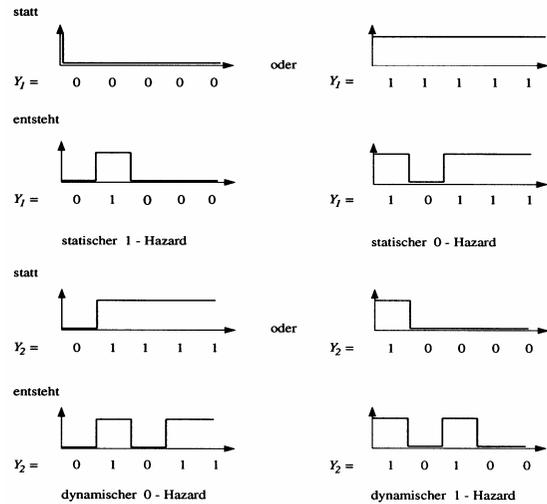
$X_t \wedge \bar{X}_{t-k}$  müsste Null liefern  
 statischer 1-Hazard bei einem Übergang von X: 0→1

$X_t \vee \bar{X}_{t-k}$  müsste Eins liefern  
 statischer 0-Hazard bei einem Übergang von X: 1→0

## Dynamische Hazards

- Dynamische Hazards entstehen als zusätzliche Übergänge beim Ausgang eines Schaltnetzes
- $X_t \wedge \bar{X}_{t-k} \vee X_l$ , mit  $l > k$ 
  - ⇒ bei einem Übergang von  $X=0 \rightarrow X=1$  darf am Ausgang nur ein zu  $X_{t-l}$  synchroner 0→1 Übergang auftreten
  - ⇒ durch den vorgeschalteten statischen Hazard kommt es aber zu einer zusätzlichen 0→1 Flanke
- $X_t \wedge (\bar{X}_{t-k} \vee X_l)$ , mit  $l > k$ 
  - ⇒ bei einem Übergang von  $X=0 \rightarrow X=1$  darf am Ausgang nur ein zu  $X_l$  synchroner 0→1 Übergang auftreten
  - ⇒ durch den vorgeschalteten statischen Hazard kommt es aber zu einer zusätzlichen 0→1 Flanke

## Klassifikation von Hazards



## Behebung von Hazards

- Hazards können die Funktion von Schaltnetzen stören
  - ⇒ falsche Werte können an den Eingang eines Schaltnetzes zurückgekoppelt werden
- Um solche Fehler zu vermeiden werden taktflankengetriggerte Speicherglieder in die Rückkopplung eingefügt
- Die Signale werden erst übernommen, wenn die Hazards abgeklungen sind
  - ⇒ nur stabile, gültige Werte werden übernommen
  - ⇒ synchrone Schaltwerke: Schaltwerke, die durch einen zentralen Takt gesteuert werden
- Hazards haben einen Einfluss auf die maximale Schaltgeschwindigkeit
  - ⇒ maximaler Takt
  - ⇒ Entfernung von Hazards führt zu einer Erhöhung der Geschwindigkeit einer Schaltung