



Prüfungsaufgaben Klausur

zur Vorlesung WS 2001/2002 und SS 2002

Abt. Technische Informatik

Prof. Dr. Udo Kebschull
Dr. Paul Herrmann
Dr. Hans-Joachim Lieske

Datum: 19. Juli 2002
Uhrzeit: 13⁰⁰-15³⁰
Ort: H 13, H19, H18

Aufgaben zur Klausur Grundlagen der Technische Informatik 1 und 2

Name Vorname	Matrikelnummer	Fachrichtung Immatrikulationsjahr

Ergebnisse					
	Aufgabe 1	Aufgabe 2	Aufgabe 3	Aufgabe 4	Summe
max. Punkte	20	20	20	20	80
davon erreicht					
				Note	

Datum/Unterschrift des Korrigierenden:

Hinweise:

Zeitdauer insgesamt 120 Minuten

Zum Bestehen der Klausur sind mindestens 40 Punkte erforderlich.

Zur Klausur Technische Informatik 1 und 2 sind keine Hilfsmittel erlaubt.

Ausnahme: Taschenrechner.

Teil 1 (1. Semester)

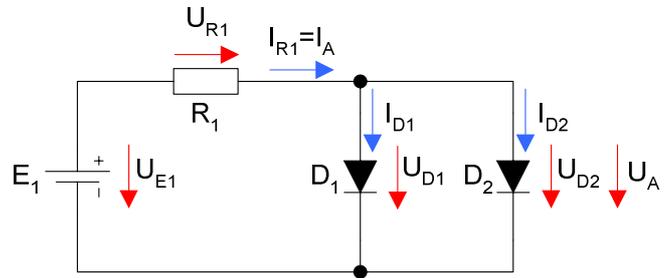
1. Aufgabenkomplex - 1. Aufgabe

Bestimmung des Arbeitspunktes einer Dioden-Parallelschaltung

(Gesamtpunktzahl=20 Punkte)

Gegeben ist folgende Schaltung:

$U_{E1} = 4V$
$R_1 = 33,3\Omega$
Kennlinie der Diode 1
Kennlinie der Diode 2



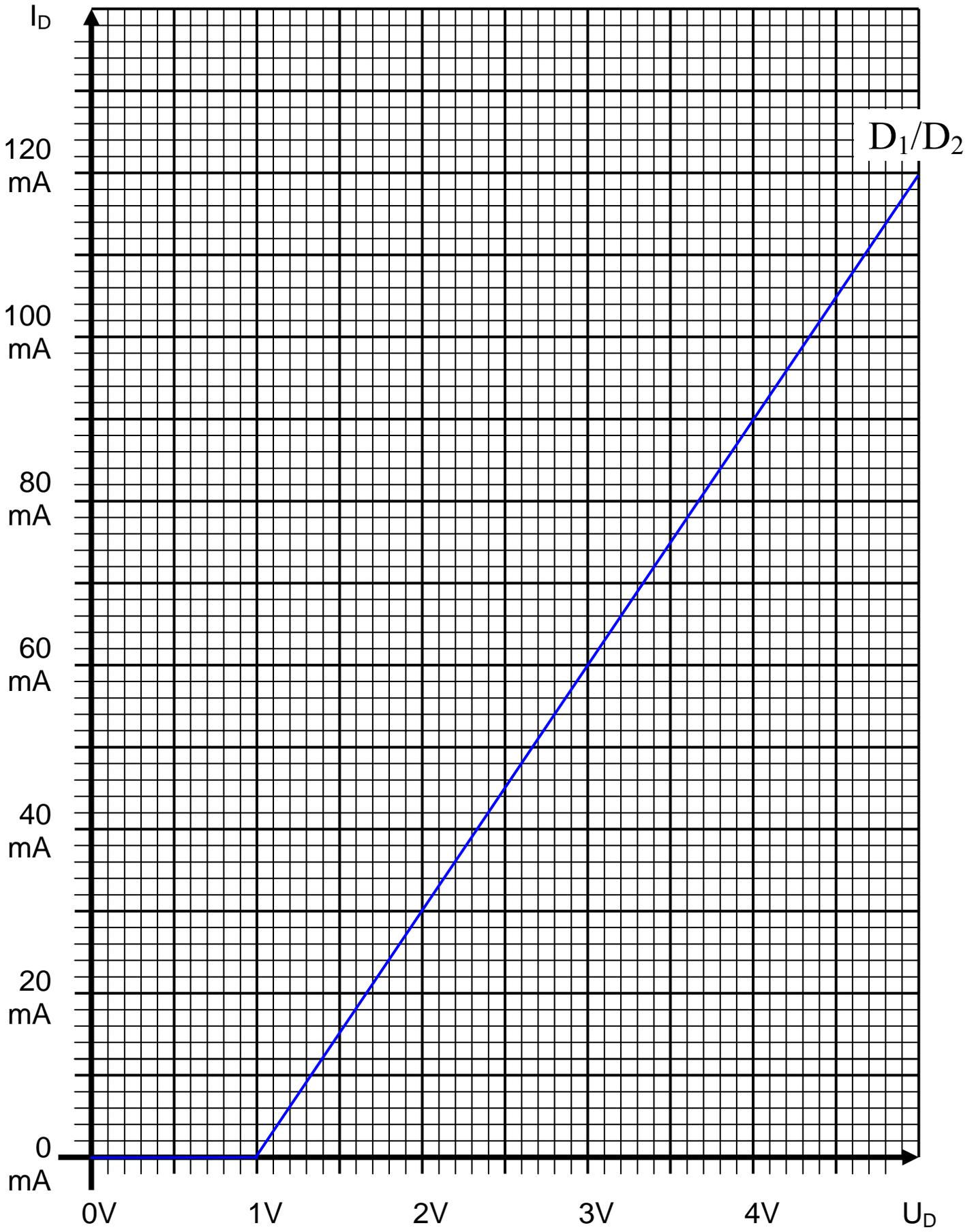
- | | |
|---|----------|
| a) Konstruieren Sie die Ersatzkennlinie der Parallelschaltung der Dioden! | 2 Punkte |
| b) Bestimmen Sie den Kurzschlussstrom des Widerstandes R_1 ! ($I_K = U_{E1}/R_1$) | 2 Punkte |
| c) Konstruieren Sie die Widerstandsgerade! | 2 Punkte |
| d) Bestimmen Sie die Spannung U_A des Arbeitspunktes der Parallelschaltung! | 2 Punkte |
| e) Bestimmen Sie den Strom I_A des Arbeitspunktes der Parallelschaltung! | 2 Punkte |
| f) Bestimmen Sie den Strom I_{A-D1} durch die Diode 1! | 2 Punkte |
| g) Bestimmen Sie den Strom I_{A-D2} durch die Diode 2! | 2 Punkte |
| h) Bestimmen Sie die Spannung U_{A-D1} über die Diode 1! | 2 Punkte |
| i) Bestimmen Sie die Spannung U_{A-D2} über die Diode 2! | 2 Punkte |
| j) Bestimmen Sie den Strom I_{R1} durch den Widerstand R_1 ! | 1 Punkt |
| k) Bestimmen Sie die Spannung U_{R1} über den Widerstand R_1 ! | 1 Punkt |

Beachte:

1. Beim Ablesen vom Kennlinienblatt gilt der am nächsten liegende Strich.
2. Berechnungen sind auf 3 Stellen zu bestimmen.
3. Die Kennlinien der beiden Dioden überlappen sich.
4. Bei der Parallelschaltung addieren sich die Ströme, das ist für die Ersatzkennlinie wichtig.

Formeln:

$$U = I \cdot R$$

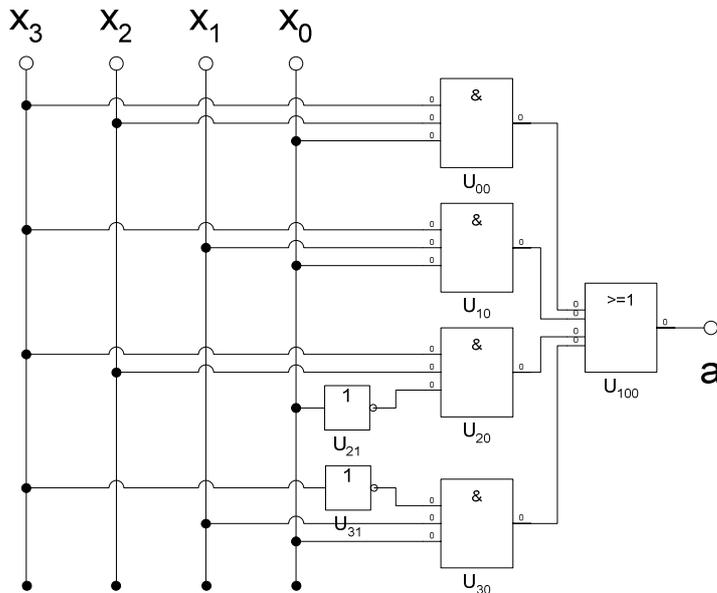


1. Aufgabenkomplex - 2. Aufgabe

Logische Schaltung mit C-MOS-Bausteinen

(Gesamtpunktzahl=20 Punkte)

Gegeben ist folgende Schaltung:



Diese Schaltung ist nicht minimiert.

- | | |
|---|----------|
| a) Bestimmen Sie die Gleichung entsprechend der Schaltung! | 4 Punkte |
| b) Bestimmen Sie die Wertetabelle! | 4 Punkte |
| c) Minimieren Sie die Funktion mittels des KV-Diagramms! | 3 Punkte |
| d) Bestimmen Sie die minimierte Gleichung! | 3 Punkte |
| e) Bestimmen Sie die minimierte Schaltung! | 3 Punkte |
| f) Zeichnen Sie die minimierte Schaltung als C-MOS Komplexgatter! | 3 Punkte |

Zahl	Eingangsvariablen	a
	x_3, x_2, x_1, x_0	
0	0000	
1	0001	
2	0010	
3	0011	
4	0100	
5	0101	
6	0110	
7	0111	
8	1000	
9	1001	
10	1010	
11	1011	
12	1100	
13	1101	
14	1110	
15	1111	

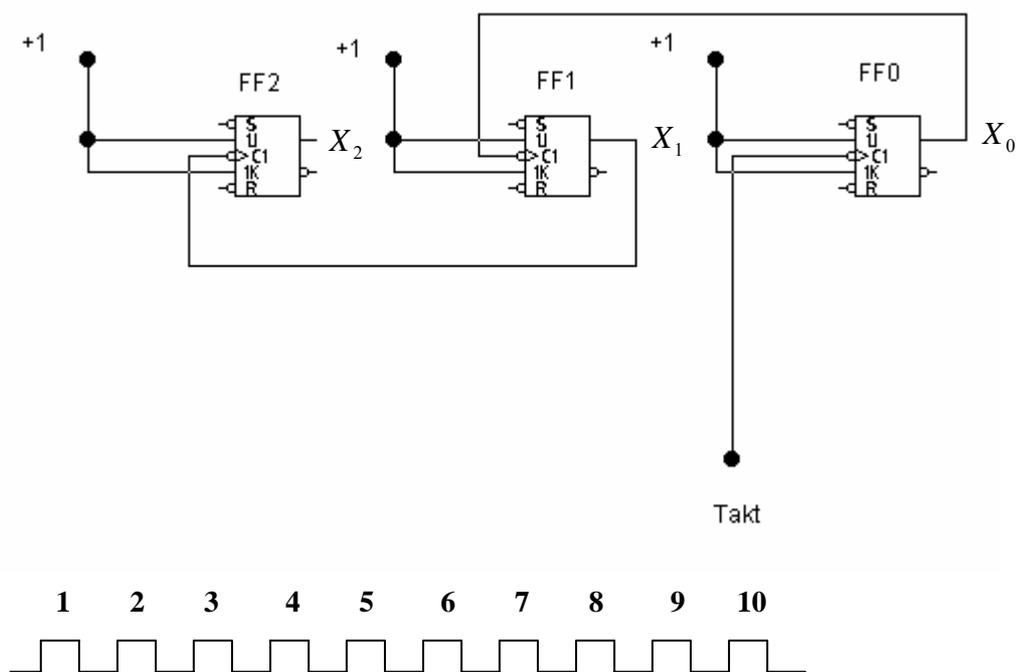
		x_0					
		0	1	1	0		
x_3	0					0	x_1
	0					1	
	1					1	
	1					0	
		0	0	1	1		
		x_2					

2. Aufgabenkomplex - 3. Aufgabe

Asynchroner Zähler mit J-K-Flipflops

(Gesamtpunktzahl=20 Punkte)

Gegeben ist ein asynchroner Modulo-8-Zähler. Er besteht aus drei J-K-Flipflops FF0, FF1, FF2. Die Eingänge J_i, K_i ($i = 0, 1, 2$) sind mit High-Pegel belegt. Die Ausgänge X_i ($i = 0, 1$) sind jeweils mit dem Takteingang des nachfolgenden Flipflops verschaltet (s. Abbildung). Das Zeitdiagramm des Takteingangs von FF0 ist vorgegeben. Die Ausgänge der 3 J-K-Flipflops sind zum Zeitpunkt $t=0$ auf low-Pegel (0).



- a) Geben Sie die Wertetabelle des J-K-Flipflops allgemein an! 4 Punkte
- b) Skizzieren Sie anhand der Abbildung für den Zähler die Ausgänge X_0, X_1, X_2 als Funktion der zugehörigen Taktimpulsfolgen (Zeitdiagramme)! 4 Punkte
- c) Erstellen Sie das Zustands-Übergangs-Diagramm des Zählers! 4 Punkte
- d) Zeichnen Sie das Schaltbild eines synchronen Zählers (Carry-Look-ahead) aus drei J-K-Flipflops! 4 Punkte
- e) Erläutern Sie den Unterschied zwischen synchronen und asynchronen Schaltwerken! 4 Punkte

2. Aufgabenkomplex - 4. Aufgabe

Automaten

(Gesamtpunktzahl=20 Punkte)

- a) Erklären Sie den prinzipiellen Unterschied zwischen einem Schaltnetz und einem Schaltwerk!
Nennen Sie typische Schaltnetze und Schaltwerke in einem Computer! **5 Punkte**
- b) Beschreiben Sie allgemein den Aufbau und die Funktion des Steuerwerkes eines einfachen Prozessors! **5 Punkte**
- c) Die Addition einer mehrstelligen Dualzahl erfordert ein Addierwerk.
Aus welchen Komponenten ist das Addierwerk aufgebaut und warum? **5 Punkte**
- d) Warum wird beim RLL-Verfahren eine höhere Schreibdichte bei Festplatten als beim MFM-Verfahren erreicht?
Kodieren Sie die Bitfolge **5 Punkte**

0 1 1 1 0 1 1 0 0 0

nach dem RLL (2, 7)-Verfahren entsprechend der unten angegebenen Tabelle!

Bitkombination		RLL - (2,7) - Code	
Bit	Kontext		
1	0	10	00
1	1	01	00
0	00	10	0100
0	10	00	1000
0	11	00	0100
0	010	00	001000
0	011	00	100100

Lösung

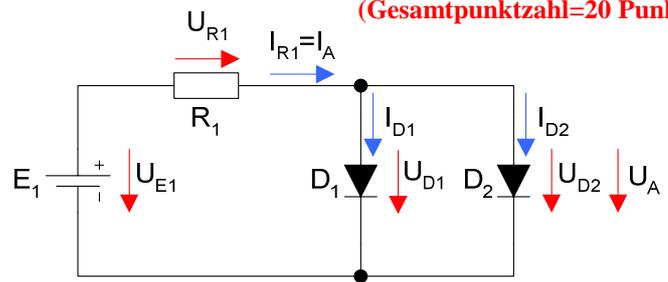
1. Aufgabenkomplex - 1. Aufgabe

Bestimmung des Arbeitspunktes einer Dioden-Parallelschaltung

(Gesamtpunktzahl=20 Punkte)

Gegeben ist folgende Schaltung:

$U_{E1} = 4V$
$R_1 = 33,3\Omega$
Kennlinie der Diode 1
Kennlinie der Diode 2



- a) Konstruieren Sie die Ersatzkennlinie der Parallelschaltung der Dioden. 2 Punkte
Für jeden Spannungswert addieren sich die Ströme. Hier Spezialfall – beide Kennlinien gleich – es verdoppeln sich die Ströme. Am günstigsten bei 3V folgt:

$$I_{Ers.Kennl.} = 2 \cdot I_{Kennl.} = 2 \cdot 60mA = 120mA$$

- b) Bestimmen Sie den Kurzschlussstrom des Widerstandes R_1 . ($I_K = E_1/R_1$) 2 Punkte

$$I_K = \frac{E_1}{R_1} = \frac{4V}{33,3\Omega} = 120mA$$

- c) Konstruieren Sie die Widerstandsgerade. 2 Punkte

Siehe Kennlinienfeld

- d) Bestimmen Sie die Spannung U_A des Arbeitspunktes der Parallelschaltung. 2 Punkte

$$\text{Aus Kennlinienfeld: } U_A = 2V$$

- e) Bestimmen Sie den Strom I_A des Arbeitspunktes der Parallelschaltung. 2 Punkte

$$\text{Aus Kennlinienfeld: } I_A = 60mA$$

- f) Bestimmen Sie den Strom I_{A-D1} durch die Diode 1. 2 Punkte

$$\text{Aus Kennlinienfeld: } I_{A-D1} = 30mA$$

- g) Bestimmen Sie den Strom I_{A-D2} durch die Diode 2. 2 Punkte

$$\text{Aus Kennlinienfeld: } I_{A-D2} = 30mA$$

- h) Bestimmen Sie die Spannung U_{A-D1} über die Diode 1 2 Punkte

$$\text{Aus Kennlinienfeld: } U_{A-D1} = 2V$$

- i) Bestimmen Sie die Spannung U_{A-D2} über die Diode 2 2 Punkte

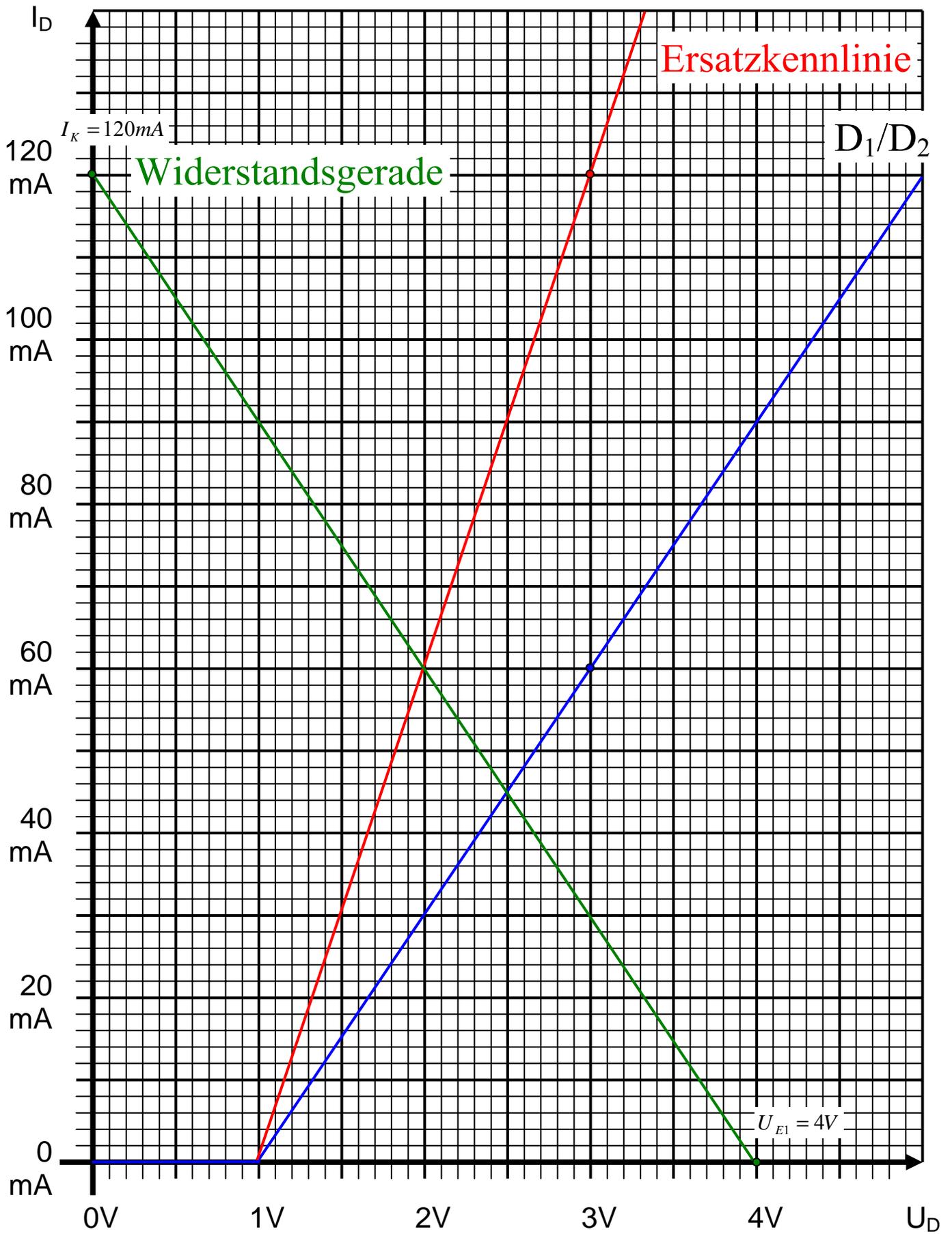
$$\text{Aus Kennlinienfeld: } U_{A-D2} = 2V$$

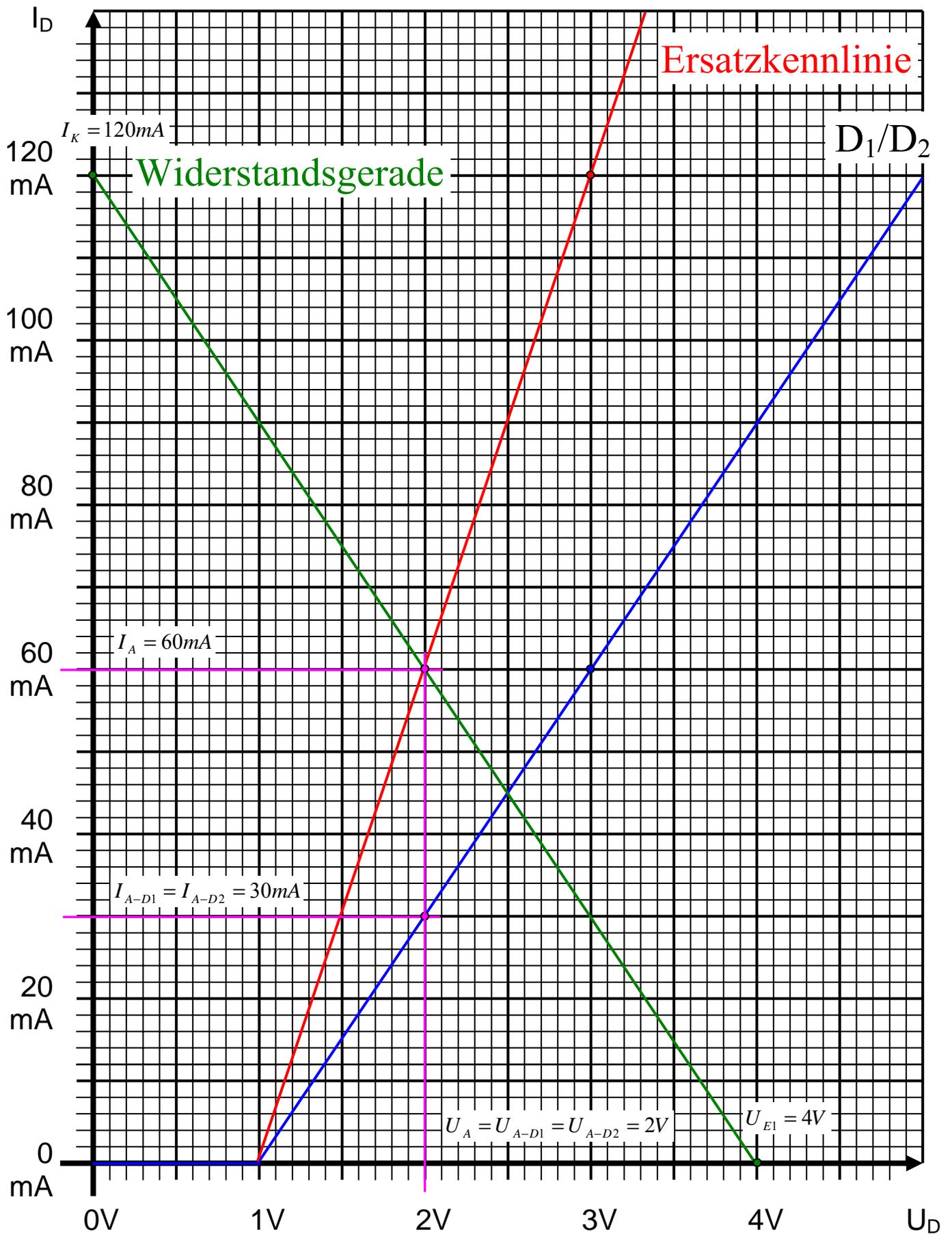
- j) Bestimmen Sie den Strom I_{R1} durch den Widerstand R_1 . 1 Punkt

$$I_{R1} = I_A = I_{A-D1} + I_{A-D2} = 60mA$$

- k) Bestimmen Sie die Spannung U_{R1} über den Widerstand R_1 . 1 Punkt

$$U_{R1} = E - U_A = 4V - 2V = 2V$$



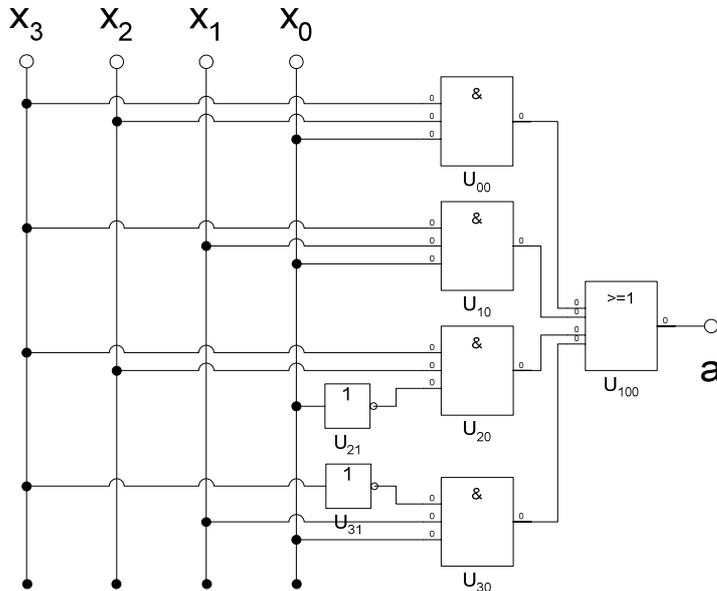


1. Aufgabenkomplex - 2. Aufgabe

Logische Schaltung mit C-MOS-Bausteinen

(Gesamtpunktzahl=20 Punkte)

Gegeben ist folgende Schaltung:



Diese Schaltung ist nicht minimiert.

- a) Bestimmen Sie die Gleichung entsprechend der Schaltung

4 Punkte

$$a = x_3x_2x_0 \vee x_3x_1x_0 \vee x_3x_2\bar{x}_0 \vee \bar{x}_3x_1x_0$$

- b) Bestimmen Sie die Wertetabelle

4 Punkte

Zahl	Eingangsvariablen x_3, x_2, x_1, x_0	a
0	0000	
1	0001	
2	0010	
3	0011	1
4	0100	
5	0101	
6	0110	
7	0111	1
8	1000	
9	1001	
10	1010	
11	1011	1
12	1100	1
13	1101	1
14	1110	1
15	1111	1

c) Minimieren Sie die Funktion mittels des KV-Diagramms

3 Punkte

		X₀					
		0	1	1	0		
X₃	0					0	
	0		1	1		1	
	1		1	1	1	1	
	1			1	1	0	
		X₂					
		0	0	1	1		

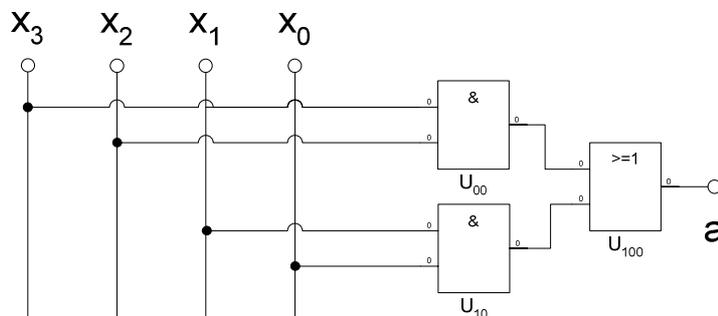
d) Bestimmen Sie die minimierte Gleichung

3 Punkte

$$a_{\min} = x_3 x_2 \vee x_1 x_0$$

e) Bestimmen Sie die minimierte Schaltung

3 Punkte



f) Zeichnen Sie die minimierte Schaltung als C-MOS Komplexgatter.

3 Punkte

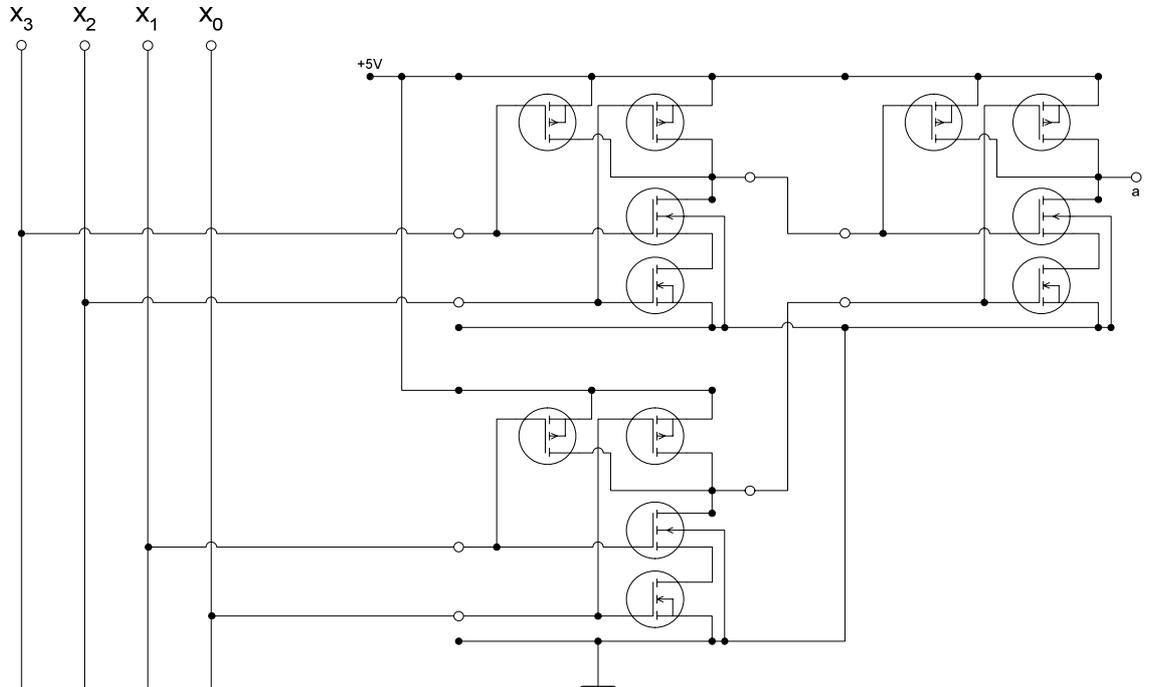
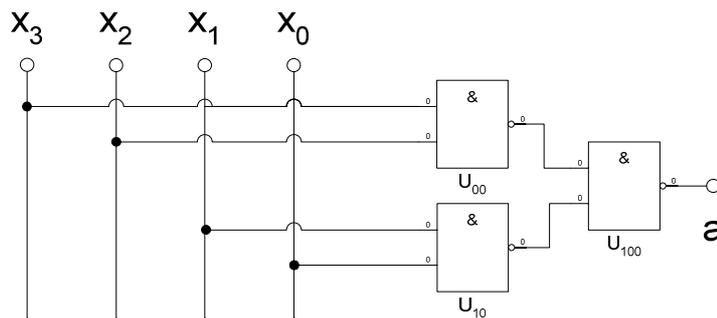
Entwicklung des N-Teils aus den Nullstellen der Wertetabelle.

Entwicklung des P-Teils durch Reihen/Parallel Wandlung aus dem N-Teil

Entspricht einer NAND-Konvertierung der minimierten Form mit NAND₂-Gattern.

$$a_{\min} = x_3x_2 \vee x_1x_0 = \overline{\overline{x_3x_2} \wedge \overline{x_1x_0}}$$

$$a_{\text{komplex}} = \overline{\overline{x_3x_2} \wedge \overline{x_1x_0}} = \text{NAND}_2[\text{NAND}_2(x_3x_2), \text{NAND}_2(x_1x_0)]$$



2. Aufgabenkomplex - 3. Aufgabe

Asynchroner Zähler mit J-K-Flipflops

(Gesamtpunktzahl=20 Punkte)

a) Geben Sie die Wertetabelle des J-K-Flipflops allgemein an!

4 Punkte

Eingänge: J, K, Takt

Ausgang: Q

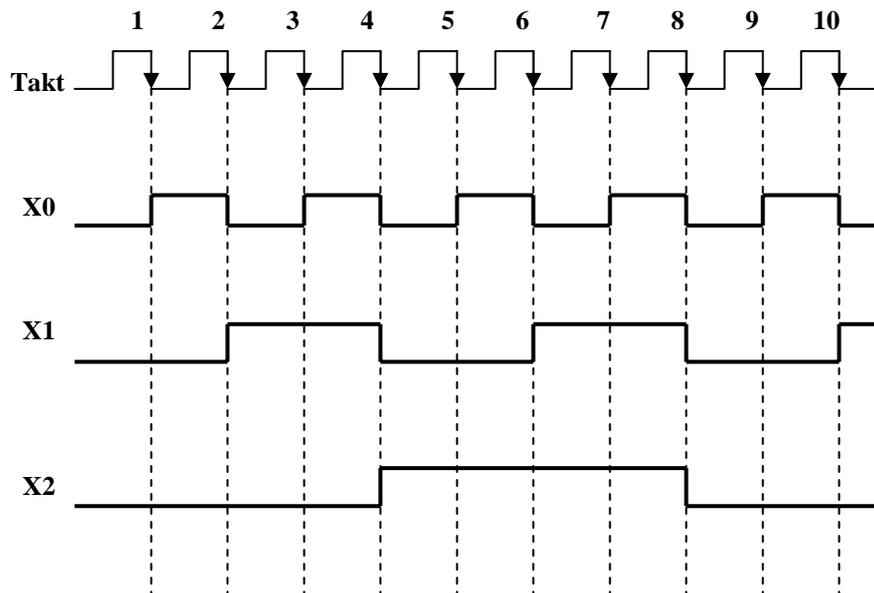
Q_n : Q für $t = t_n$

Q_{n+1} : Q für $t = t_{n+1}$

J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	<u>1</u>
1	1	Q_n

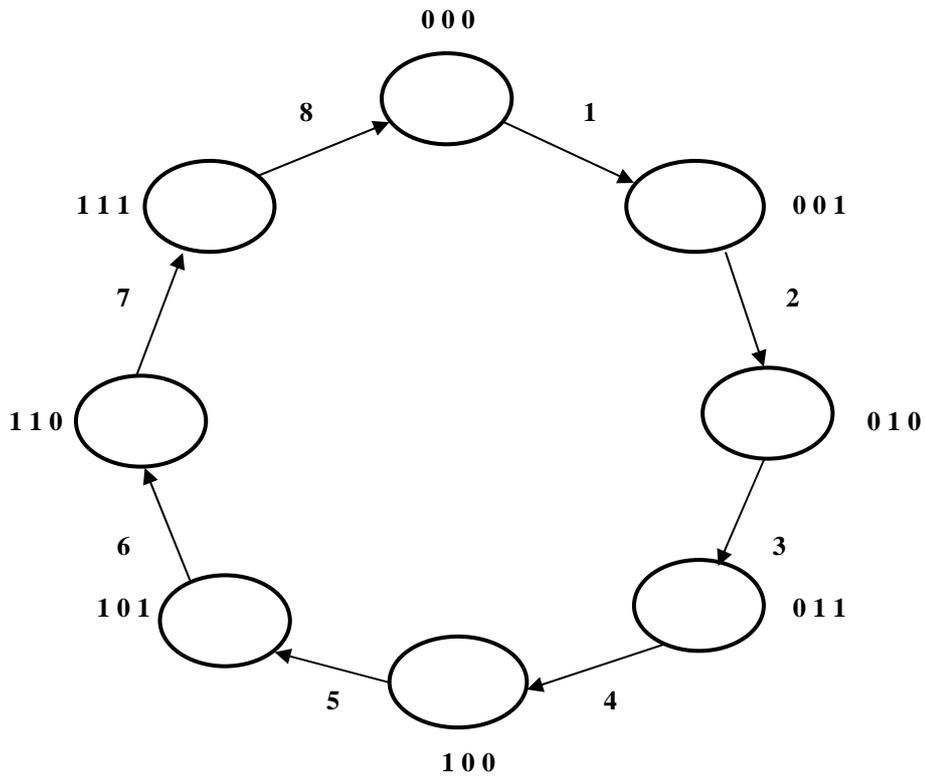
b) Skizzieren Sie anhand der Abbildung für den Zähler die Ausgänge X_0 , X_1 , X_2 als Funktion der zugehörigen Taktimpulsfolgen (Zeitdiagramme)!

4 Punkte



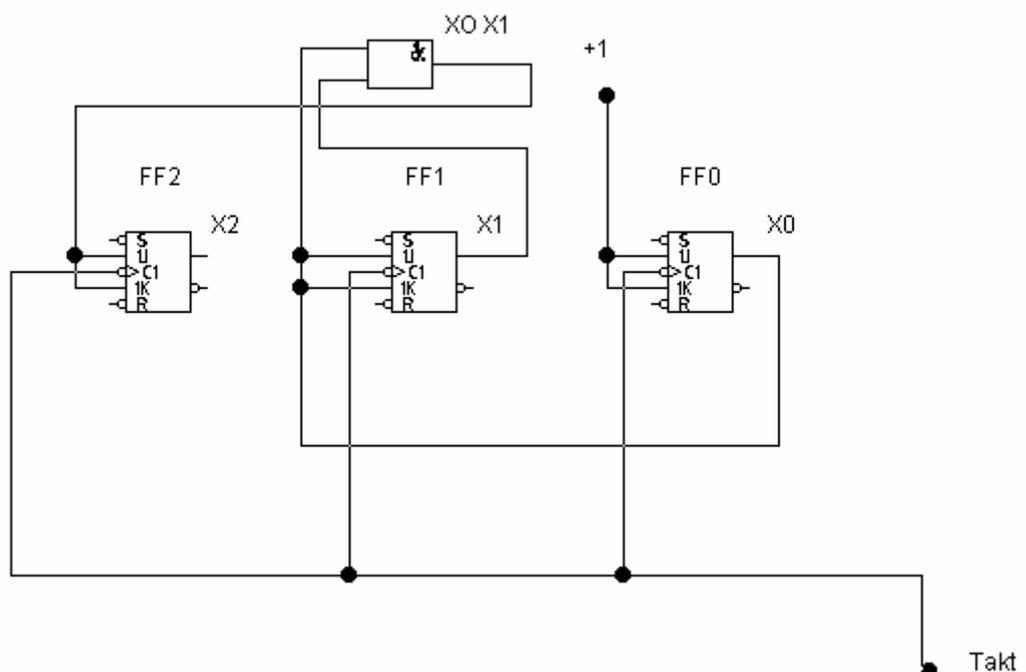
c) Erstellen Sie das Zustands-Übergangs-Diagramm des Zählers!

4 Punkte



d) Zeichnen Sie das Schaltbild eines synchronen Zählers (Carry-Look-ahead) aus drei J-K-Flipflops!

4 Punkte



e) **Erläutern Sie den Unterschied zwischen synchronen und asynchronen Schaltwerken!**

4 Punkte

Ein Schaltwerk besteht aus Speichergliedern und Schaltnetzen, die in einer Rückkopplungsschleife miteinander verbunden sind. Durch die Rückkopplung wird eine rekursive Funktion des Zustandsvektors erreicht.

Asynchrone Schaltwerke:

- **Es existiert kein zentraler Takt.**
- **Die Zustandsspeicher (Flipflops) können zu jedem Zeitpunkt ihren Wert ändern.**

Synchrone Schaltwerke:

- **Die Taktleitungen aller Flipflops sind miteinander verbunden (zentraler Takt) oder hängen nach einem festen Zeitschema voneinander ab.**
- **Die Rückkopplung erfolgt nur durch Flanken- oder Pegelgetriggerte Flipflops.**

2. Aufgabenkomplex - 4. Aufgabe

Automaten

(Gesamtpunktzahl=20 Punkte)

- a) Erklären Sie den prinzipiellen Unterschied zwischen einem Schaltnetz und einem Schaltwerk!
Nennen Sie typische Schaltnetze und Schaltwerke in einem Computer! **5 Punkte**

Schaltnetze enthalten ausschließlich die Verknüpfungsglieder UND, ODER und NICHT. Die Schaltfunktion eines Schaltnetzes wird durch die Funktion $Y = F(X)$ dargestellt, wobei X den Eingangs-Vektor mit den Komponenten x_1, x_2, \dots, x_n und Y den Ausgangs-Vektor mit den Komponenten y_1, y_2, \dots, y_n darstellen.

Schaltwerke enthalten neben einem Schaltnetz noch Speicherglieder. Sie zeichnen sich durch die Rückkopplung Speicherglieder \rightarrow Schaltnetz und Schaltnetz \rightarrow Speicherglieder aus, wodurch eine Kreisstruktur entsteht. Neben dem Eingangs-Vektor $X(t_n)$ wird beim Schaltwerk die Rückkopplung Speicherglieder \rightarrow Schaltnetz als Zustands-Vektor $Z(t_n)$ bezeichnet. Die Rückkopplung Schaltnetz \rightarrow Speicherglieder wird von der Schaltfunktion $G(X, Z(t_n))$, der Ausgangsvektor Y von der Schaltfunktion $F(X, Z(t_n))$ implementiert. In Abhängigkeit vom Taktsignal der Speicherglieder wird die Kreisstruktur des Schaltwerkes unterbrochen, gespeichert und der momentane Zustand des Schaltwerkes gelesen.

Typische Schaltnetze im Computer:

- Multiplexer/Demultiplexer
- Komparatoren
- Addierer

Typische Schaltwerke im Computer:

- Register
- Schieberegister
- Zähler

- b) Beschreiben Sie allgemein den Aufbau und die Funktion des Steuerwerkes eines einfachen Prozessors! **5 Punkte**

Das Steuerwerk eines Prozessors ist für die Ablaufsteuerung eines Computers verantwortlich. Es bildet außer anderen Komponenten (Adressregister, Befehlsregister, Befehlszähler, Befehlsdecoder) das zentrale Element der Befehlsverarbeitung.

Das Steuerwerk verfügt über eine bestimmte Anzahl von Flipflops, die eine spezifische Anzahl von Zuständen dieses Schaltwerkes generieren, d.h. n Flipflops erzeugen 2^n Zustände. Außerdem enthält das Steuerwerk eine bestimmte Anzahl von UND-, ODER- und NICHT-Gattern, die das Schaltnetz bilden. Die Funktion des Steuerwerks besteht darin, aus den OP-Codes der Befehle (Eingänge), die beim Entwurf des Prozessors definiert werden, die entsprechenden Steuersignale (Ausgänge) für andere Komponenten des Prozessors zu generieren. Es gibt festverdrahtete Steuerwerke und Mikroprogramm-Steuerwerke. Beim letzteren werden die Steuerlogik-Gatter durch einen Mikro-Programmspeicher (ROM) ersetzt.

- c) Die Addition einer mehrstelligen Dualzahl erfordert ein Addierwerk.
Aus welchen Komponenten ist das Addierwerk aufgebaut und warum?

5 Punkte

Die Addition von zwei mehrstelligen Dualzahlen erfordert ein Addierwerk, das für jede Stelle außer der wertniedrigsten einen Volladdierer benötigt. Für die wertniedrigste Stelle genügt ein Halbaddierer.
Der Volladdierer verfügt über 3 Eingänge und 2 Ausgänge. Der Halbaddierer besitzt dagegen nur 2 Eingänge (keinen Übertrag aus der wertniedrigeren Stelle) und 2 Ausgänge.

- d) Warum wird beim RLL-Verfahren eine höhere Schreibdichte bei Festplatten als beim MFM-Verfahren erreicht?
Kodieren Sie die Bitfolge

5 Punkte

0 1 1 1 0 1 1 0 0 0

nach dem RLL (2, 7)-Verfahren entsprechend der unten angegebenen Tabelle!

Das RLL-Verfahren dient der Erhöhung der Schreibdichte bei der Datenspeicherung auf Magnetplatten. Der Unterschied beim Schreiben von "0" und "1" besteht in der Magnetisierungs-Richtung. Durch eine spezielle Codierung der Daten wird die Aufzeichnung von "0"-Schreibvorgängen begrenzt. RLL(2, 7) bedeutet: Zwischen zwei "1"-Bits befinden sich minimal 2 und maximal 7 "0"-Bits. Neben dem zu codierenden Bit werden noch zusätzlich ein oder zwei folgende Bits (kontextabhängig) verwendet.

Zu codierende Bitfolge:

